

Maschinenbau

Projektarbeit

Kevin Loch

Entwicklung und Auslegung der Antriebskomponenten für die Elektrifizierung eines Formula Student Rennfahrzeuges

# **Projektarbeit**

# Maschinenbau MST1 Projekt Formula Student



Ausgabetermin: 01.10.2014

Abgabetermin: 10.07.2015

Autor: Loch, Kevin

Hochschule: Hochschule für angewandte Wissenschaften Coburg

Maschinenbau

Friedrich-Streib-Str. 2

96450 Coburg

Durchgefuehrt bei: Hochschule Coburg

Betreuer: Prof. Dr. Stefan Gast

Erstpruefer: Prof. Dr. Stefan Gast

# **Erklärung**

Hiermit versichere ich, dass diese Arbeit ohne fremde Unterstützung und ohne Benutzung
anderer als der angegebenen Quellen angefertigt wurde und dass die Arbeit in gleicher oder
ähnlicher Form noch keiner anderen Prüfungsbehörde vorgelegt und von dieser als Teil-
oder Prüfungsleistung angenommen wurde. Alle Ausführungen, die wörtlich oder sinngemäß
übernommen wurden, sind als solche gekennzeichnet.

 Ort.	Datum.	Unterschrif

## **Motivation**

Das Thema Elektromobilität erfreut sich aktuell intensiver Diskussion in der Automobilbranche. Gleichzeitig üben sich Endkunden in Zurückhaltung. Ein signifikanter Grund hierfür ist überwiegend eine kostenintensive Anschaffung, Verfügbarkeit der Ladestationen sowie lange Ladezeiten des Energiespeichers. Konventionelle Fahrzeuge getrieben von Verbrennungsmotoren hingegen sind seitens Infrastruktur, Handhabung und Erfahrungswerte weiterhin die beliebteste Art der Fortbewegung. Ein akzeptabler Kompromiss zwischen Speicherkapazität und Preisniveau für den Energiespeicher ist nach Ansicht des Ottonormalverbrauchers noch nicht gegeben.



Abbildung 0.1: Elektronik

McKinsey's Statistiken zufolge, soll sich bereits im Jahr 2020 der Preis für eine kWh Lithiumlon Battery im Vergleich zu 2014 halbieren. Somit könnten in Zukunft Elektrofahrzeuge kostengünstiger und mit Annahme des technischen Fortschritts einer höheren Reichweite angeboten werden. [46] Auch eine Studie der Deutschen Bank (Team Automobil) publiziert eine Statistik, aus der ersichtlich wird, dass die Preistrends aus früheren Vorhersagen um 30% unterschritten werden und führen die Statistik über das Jahr 2013 hinaus fort. Der Preistrend wird in Abbildung 0.2 grafisch dargestellt. [39]

Das Zusammenspiel zwischen Mechanik und Elektronik ist in aktuellen Fortbewegungsmittel weit verbreitetet, wobei die Entwicklung der elektronischen Teile Überhand bekommt. Der Wettbewerb der Automobilindustrie spielt sich aktuell im Bereich der elektrischen Systeme,



Abbildung 0.2: Prognose der Li-Ion Kosten

wie Fahrerassistenz- und Infotainmentsysteme ab. Es ist zu Erkennen, dass Aufgrund der sinkenden Energiespeicherkosten der Trend in der Automobilindustrie zur Elektrifizierung von konventionellen Autos führt.

Diese Projektarbeit richtet sich insbesondere an Studenten des Maschinenbaus sowie der Elektrotechnik. Sie soll einen Einblick in die technische Entwicklung der Elektromobilität und Ihrer Möglichkeiten verschaffen. Der Fokus liegt hierbei insbesondere auf dem elektrischen Antriebsstrang, welcher eine Vielzahl an elektrotechnischen Gegebenheiten abdeckt. Die Projektarbeit baut auf der Bachelorarbeit von Markus Heger mit dem Thema "Antriebs-Konzeptes für die Elektrifizierung eines Formula-Student-Rennfahrzeuges" auf und stellt eine Erweiterung hinsichtlich einer detaillierteren Sichtweise der Komponenten eines elektrischen Antriebsstrangs dar.

# Vorkehrungen

Im Rahmen dieser Projektarbeit werden praktische Versuche durchgeführt, wobei Spannungen von 50VDC und 30VAC nicht überschritten werden. Die nachfolgenden Diagramme geben eine Empfindung für die Auswirkung des elektrischen Stroms auf den menschlichen Körper. Sie stellen die Stromstärke in Abhängigkeit der Zeit dar. Der menschliche Körper besitzt einen Widerstand von  $1000\Omega$ . Bei einer Spannung von 50VDC bedeutet dies:

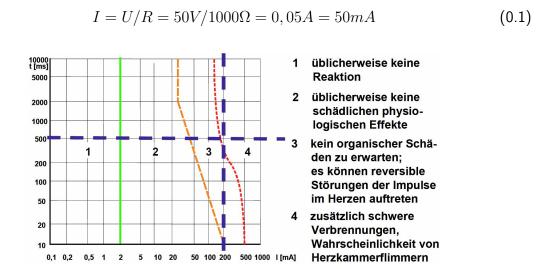


Abbildung 0.3: Gefahrenzonen bei der Abhängigkeit des Gleichstroms von der Zeit [17]

Der Abbildung 0.3 kann entnommen werden, dass die Gefahr ausgehend des Gleichstroms für Personen ohne körperlicher Beeinträchtigung gering ausfällt. Ein höherer Strom führt zu größeren körperlichen Schäden. Der Wechselstrom hat bereits bei geringerem Stromfluss durch den menschlichen Körper Auswirkungen auf die physische Gesundheit. Ein Grenzwert wird bei 30VAC festgelegt. Somit folgt ein Strom von:

$$I = U/R = 30V/1000\Omega = 0,03A = 30mA$$
(0.2)

Bis zu einer Berührungszeit von 200ms ist dieser, für den menschlichen Körper ungefährlich. Höhere Ströme, die aus einer höheren Spannung resultieren, können gesundheitsbeeiträchtigende Schäden verursachen, wie aus Abbildung 0.4 entnommen werden kann.

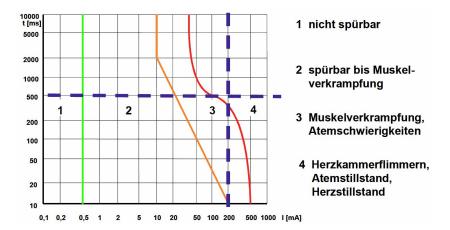


Abbildung 0.4: Gefahrenzonen bei der Abhängigkeit des Wechselstroms von der Zeit [17]

Die Programmierung von Mikrocontrollern ( $\mu$ C) erfolgt gewissenhaft, sodass bei einem Kabelbruch oder keinem Signal gefährdende Vorgänge abschalten. Zudem werden für diese Projektarbeit Kenntnisse in der Programmiersprache C/C++ vorausgesetzt. Im Literaturverzeichnis befinden sich selektierte Verweise zum Aneignen. [18, 19, 48]

# **Inhaltsverzeichnis**

1	Kon	Komponenten elektrischer Antriebe									
	1.1	Bewegung									
		1.1.1	Aufbau permanenterregter Synchronmaschinen	2							
	1.2	Bewegungskontrolle									
		1.2.1	Anschlüsse	6							
		1.2.2	Positionserkennung	6							
		1.2.3	Steuerung und Kommunikation	7							
		1.2.4	Vergleich der Steuerungsmöglichkeiten eines Elektromotors	8							
		1.2.5	Kondensatorspannungszwischenkreis	20							
	1.3	Energie									
	1.4	4 Energiekontrolle									
		1.4.1	Passives Balancieren	27							
		1.4.2	Aktives Balancing	28							
		1.4.3	Daisy Chain	32							
		1.4.4	Coulomb Counting - CC	33							
		1.4.5	Kommunikation zwischen BMS ICs	34							
		1.4.6	Texas Instruments Power Pump Technologie	34							
	1.5	1.5 Thermik									
2	Elek	ktrische	Bauelemente	36							
	2.1	Techni	sche Datenblätter	37							
	2.2	Mikrop	prozessoren/ Mikrocontroller/ FPGA	37							
		2.2.1	Mikroprozessor vs. Mikrocontroller	37							
		2.2.2	Fiel Programable Gate Array - FPGA	38							
		2.2.3	Programmierung	38							
		2.2.4	Programming Interface	39							
		2.2.5	Protokolle	40							
		2.2.6	Interrupts - IRQ	43							
		2.2.7	Puls Weiten Modulation - PWM	43							

		Analog to Digital Converter - ADC	43									
	2.3	Spanni	ungsregler	44								
	2.4	Transis	storen	45								
		2.4.1	Bipolar Transistor - BJT	46								
		2.4.2	Feldeffekttransistor - FET	49								
		2.4.3	Unterschied zwischen BJT und FET	54								
		2.4.4	Insulated Gate Bipolar Transistor - IGBT	55								
	2.5	Diode		57								
		2.5.1	Schottky Diode	58								
		2.5.2	Leistungsdiode	59								
		2.5.3	Gleichrichter	59								
		2.5.4	Weitere Dioden	60								
	2.6	Kapazi	ität	60								
		2.6.1	Kondensator	60								
	2.7	Widers	stand	63								
		2.7.1	00hm Resistor	63								
		2.7.2	RSense Resistor	63								
		2.7.3	TC Resistor - Thermistor	63								
	2.8	Optok	oppler	63								
	2.9	Operat	tionsverstärker - OPV	64								
	2.10	Leiterp	olatte - PCB	65								
		2.10.1	Entwicklung	66								
		2.10.2	Herstellung	67								
	2.11	Vorgeh	nensweise bei der Entwicklung elektronischer Systeme	70								
3	Mes	Messinstrumente 72										
	3.1	3.1 Multimeter										
	3.2	2 Oszilloskop										
	3.3	Amper	remeter	73								
4	Entv	vicklun	g eines Batteriemanagementsystems	75								
	4.1	1 Recherche										
	4.2	Atmel	ATA6870N	76								
		4.2.1	Konnektivität	76								
		4.2.2	Kommunikation	80								
		4.2.3	Zugriff auf Register	80								
		4.2.4	Register	82								

	4.3	Hostmikrocontroller	82						
	4.4	Kommunikation am ATmega16/32HVB	83						
		4.4.1 Praktische Ausführung des SPI	84						
	4.5	Entwicklung einer Leiterplatte für das BMS	85						
5	Entv	ntwicklung eines Drivecontrollers 8							
6	Zusammenfassung und Ausblick								
Α	Anh	ang	102						
В	Anh	ang	120						

# 1 Komponenten elektrischer Antriebe

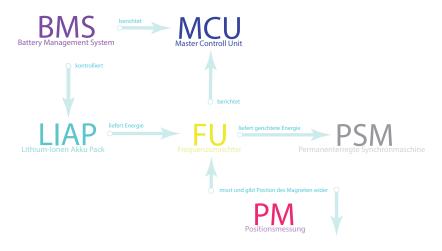


Abbildung 1.1: Übersicht der Antriebskomponenten

Permanenterregte Synchronmaschinen PSM haben bereits einen Wirkungsgrad von über 95%. [14] Bei diesem Antrieb gibt es hinsichltich des Wikrungsgrades eines Verbrennungsmotors mit bis zu 30 % nur geringen Verbesserungsbedarf. Mögliches Optimierungspotential gibt es lediglich im Bereich der Bauraumverkleinerung und der Wärmeabfuhr der PSM. Ebenso haben Frequenzumrichter, die für die Bewegungskontrolle des Motors zuständig sind einen Wirkungsgrad von annähernd 95%. [28] Möglich macht dies die gegenwärtig erhältliche Leistungselektronik, welche sich rapide weiterentwickelt. Verbesserungsbedarf gibt es bei der Energiespeicherung und beim Energiemanagement auf die weiter unten eingegangen wird. Trotz der bereits ausgereiften Technologien, wie dem Elektromotor oder des Frequenzumrichters wird nachfolgend ein Einblick auf elektrotechnischer Ebene zu diesen Systemen geben und erklärt wie sie funktionieren. [41]

## 1.1 Bewegung

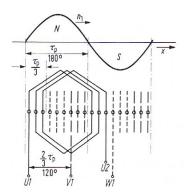
Wie bereits beschreiben sind PSMs sehr effizient [41] und werden in diversen aktuellen Fahrzeugen namhafter Hersteller [29, 34, 42] eingesetzt. Die folgende Dokumentation wird auf diese Motorart eingehen.

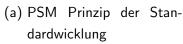
### 1.1.1 Aufbau permanenterregter Synchronmaschinen

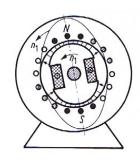
PSM bestehen aus einem Stator und einem Anker (auch Rotor genannt). Der Stator hält Kupferspulen durch die der Strom fließt und damit ein Magnetfeld erzeugt. Der Stator selbst besteht aus einem Blechpaket (geschichtete Dynamobleche mit gleichem Profil) um Wirbelströme zu vermeiden. Der Anker liegt in Form von einem weiteren Blechpaket mit mehreren Permanentmagneten vor und wird durch Rolllager mit dem Stator verbunden. Das erzeugte Magnetfeld aus den Kupferspulen des Stators treibt die Permanentmagnete des Rotors durch die senkrecht zum Magnetfeld stehende resultierende Lorentzkraft an. Das Magnetfeld dreht sich durch unterschiedliche Ansteuerung der Kupferspulen mit einer bestimmten Frequenz, ebenso der Anker. Auf die Steuerung des Magnetfeldes wird in Abschnitt 1.2 näher eingegangen.

#### Stator

Der Stator einer PSM wird für verschiedene Anwendungszwecke unterschiedlich gewickelt. Neben der Einschichtwicklung gibt es auch die Zweischichtwicklung. Diese unterteilt sich weiterhin in die gesehnte Ganzlochwicklung und die Bruchlochwicklung. Eine Einschichtwicklung wird auch als ungesehnte Ganzlochwicklung bezeichnet. Die schematisch einfachste Wicklung wird in Abbildung 1.2a in einem prinzipiellen Aufbau vorgestellt. Nebenstehend sind die Wicklungen in einem Stator dargestellt (Abbildung 1.2b). Gleichgestrichelt dargestellte Stränge sind miteinander verbunden. Sie stellen jeweils U, V und W in Abbildung 1.2a dar. Da in der Einschichtwicklung störende Oberschwingungen entstehen werden Zweischichtwicklungen für präzise Anwendungen, wie Positioniersysteme, bevorzugt. In Abbildung 1.3a ist eine Grundhalbschwingung mit mehreren Oberschwingungen dargestellt. Um die Oberschwingungen zu vermeiden werden Stränge von unterschiedlichen Polen (U, V, W) in den Nuten des Stators übereinandergelegt. Dadurch liegen die Stränge in einer Schieflage, wie in Abbildung 1.3b verdeutlicht. Mit der Schieflage verlieren die Windungen an wirksamer Fläche (senkrecht zum Rotormittelpunkt), die zur Generierung eines magnetischen Feldes erforderlich ist. [21]

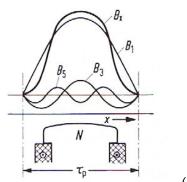




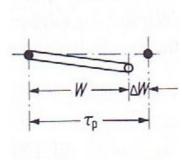


(b) PSM Prinzip einer Standardwicklung am Querschnitt eines Stators

Abbildung 1.2: Standardwicklung eines Stators [21]



(a) Grund und Oberschwingung an Statorspulen



(b) Verkippung der Spulenwicklung durch
Zweischichtwicklung

Abbildung 1.3: Vermeidung der Oberschwinung durch Zweischichtwicklung [21]

Mit der Formel

$$N_{Effektiv} = N \cdot k_{wv} \tag{1.1}$$

wird die effektive Windungszahl ausgerechnet, die zur Generierung des Magnetfeldes beiträgt. Der Wicklungsfaktor  $k_{wv}$  errechnet sich aus dem Zonenfaktor  $k_{dv}$  und dem Sehnungsfaktor  $k_{pv}$ .

$$k_{wv} = k_{dv} \cdot k_{pv} \tag{1.2}$$

Dabei errechnet sich der Zonenfaktor aus

$$k_{dv} = \frac{\sin q \cdot \frac{v \cdot \alpha}{2}}{q \cdot \sin \frac{v \cdot \alpha}{2}} \tag{1.3}$$

und der Sehnungsfaktor aus

$$k_{pv} = \cos\frac{v \cdot \epsilon}{2} = \sin\frac{\pi}{2} \cdot v \cdot \frac{W}{\tau_p} \tag{1.4}$$

Dabei ist

- q:= Anzahl der Nuten die eine Wicklung auf einer Seite benötigt
- ullet v := Ordnungszahl der Oberschwingungen
- $\bullet$  W:= Spulenweite
- $\tau_p$ := ursprüngliche Spulenweite

Weiterhin ist  $\epsilon$  und  $\alpha$  wie folgt zu berechnen:

$$\epsilon = \Pi \cdot \frac{\Delta W}{\tau_p} \tag{1.5}$$

$$\alpha = p \cdot \frac{2\pi}{Q} \tag{1.6}$$

Mit

- Q := Gesamtnutanzahl
- p:= Polzahl

Anhand dieser Gleichungen kann ein Stator für eine PSM ausgelegt werden.

Eine weitere Wicklung wird als Zahnspulenwicklung bezeichnet. [21] Aufgebaut ist sie durch eine primitive Wicklungsart, die eingesetzt wird um ein hohes Drehmoment zu erzielen. Hierbei werden zwei benachbarte Nuten für eine Wicklung benutzt. Somit überschneiden sich keine Wicklungen. Durch die Zahnspulenwicklung verringert sich der Widerstand in der Spule und erhöht somit die Effizienz im Vergleich zu den anderen Wicklungsarten. Diese Wicklung wird nur bei PSM eingesetzt. [21] Ebenso durch das simple Wickelverfahren kann diese Art für das Formula Student Auto in Erwägung gezogen werden.

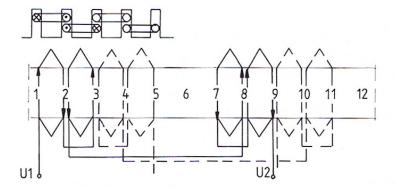
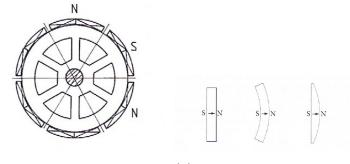


Abbildung 1.4: Prinzipielle Darstellung der Zahnspulenwicklung am Stator einer PSM [21]

#### Läufer

Der Läufer ist, wie der Stator, aus einem weiteren Blechpaket aufgebaut. Auf diesem befinden sich die Permanentmagnete in sechseckiger Anordnung, wie Abbildung 1.5a darstellt. Aktuelle Magnete sind aus einem Seltene Erden Material SEM. Diese können durch Fertigungsprozesse nicht entmagnetisiert werden, wie es bei anderen magnetischen Materialien er Fall ist. Die Formen der Magnete auf dem Blechpaket können je nach Anforderung variieren. In Bild 1.5b werden drei Arten angezeigt.



(a) PSM Rotor Magnetanord- (b) PSM Rotor Magnetfornung men

Abbildung 1.5: Rotor einer PSM [21]

## 1.2 Bewegungskontrolle

Die Steuerung und Regelung der Bewegungsabläufe des Motors erfolgt über einen FU Frequenzumrichter. Die benötigte Energie, zur Steuerung des Motors, wird von Akkumulatoren

bereitgestellt und werden weiter unten in Abschnitt 1.3 beschrieben. Zwischen Akkumulatoren und dem FU wird eine Kapazität in Form von einem oder mehreren Kondensatoren geschaltet. In modernen FUs sind bereits Zwischenkreiskondensatoren verbaut. Weitere Details hierzu werden in Abbschnitt 1.2.5 erklärt. Eine Übersicht der Komponenten eines FUs wird nachfolgend gegeben.

### 1.2.1 Anschlüsse

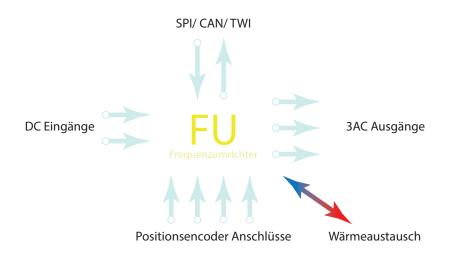


Abbildung 1.6: Anschlüsse am FU

Ein FU hat mehrere funktionsrelevante Anschlüsse. Zwei Anschlüsse für die Energiezufuhr (Plusund Minuspol/ DC Eingänge). Weitere drei Leitungen (3AC Ausgänge) für die Phasen bzw. Spulen der PSM. Außerdem gibt es mindestens zwei Steuerleitungen, die mit Hallsensoren an der Permanenterregten Synchronmaschine PSMA ausgerichtet sind, um die Position des Rotors zu erfassen. Als Option kann auch ein externe Encoder angeschlossen werden, der die Position des Magnetes in der PSM erfasst und ausgewertete Positionsdaten an den FU sendet. Weiterhin können Protokollinterfaces wie SPI oder TWI zur Steuerung verfügbar sein. (Abbildung 1.6) Protokollinterfaces werden in Abschnitt 2.2.5 beschrieben.

## 1.2.2 Positionserkennung

Die Erkenntnis über die Position des Läufers (Rotors) ist essentiell für die Ansteuerung der PSM. Sie wird abgefragt, damit der FU berechnen kann in welcher Motorphase er mit seinem

Steuersignal vor einem Anlauf oder nach einem Leerlauf eingreifen muss. Greift der FU in die falsche Phase nach dem Leerlauf ein, kommt es zur Überlagerung zweier umgekehrt gepolter magnetischen Felder. [13]

### 1.2.3 Steuerung und Kommunikation

Die Steuerung moderner Frequenzumrichter übernehmen Mikroprozessoren mit externer Peripherie oder Mikrocontroller (Abkürzung:  $\mu$ C)(Siehe Abschnitt 2.2.1). Sie geben Signale an die Leistungselektronik, wie IGBTs oder MOSFETs. Damit die Signale sicher an der Leistungselektronik ankommen, wird eine Treiberschaltung benötigt. Sie besteht aus mehreren gekoppelten und hintereinander geschalteten Transistoren, die die Regelung des Eingangssignals vom Signalgeber und das Ausgangssignal zur Leistungselektronik übernehmen. Eine typische Schaltung wird nachfolgend abgebildet.

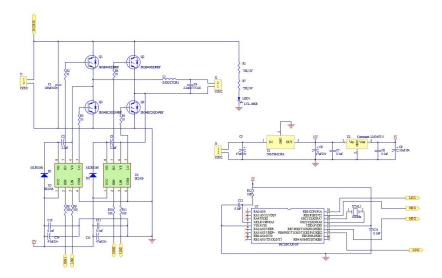


Abbildung 1.7: Einfacher IGBT Treiber im Schaltplan eines Demonstrationsboards [27]

Auf der linken Seite der Schaltung in Abbildung 1.7 wird in der oberen Hälfte eine Verschaltung von vier IGBTs Q1-4 dargestellt. Eine Schaltung dieser Art wird Zweiphasige Vollbrückensteuerung genannt. Sie werden mithilfe von den Treibern U3+U4 auf der unteren Hälfte angetrieben. Die Treiber werden über vier PWM Signale (HIN1, HIN2, LIN1 und LIN2) gespeist. Das Signal wird von einem  $\mu$ C PIC18F1320-I/P auf der rechten Seite der Abbildung 1.7 ausgegeben. Die obere rechte Schaltung aus dieser Abbildung stellt die Stromversorgung dar. [27] Mithilfe der kompletten vorgestellten Schaltung kann aus einer Gleichspannungsquelle ein Bipolarer Step Motor angetrieben oder ein einfacher Wechselstrom

erzeugt werden. Für die Ansteuerung eines Dreiphasigen permanenterregten Synchronmotor muss obige Schaltung zu einer dreiphasigen Vollbrücke erweitert werden. Eine dreiphasige Vollbrückentransistorschaltung wird in Abbildung 1.8 gezeigt.

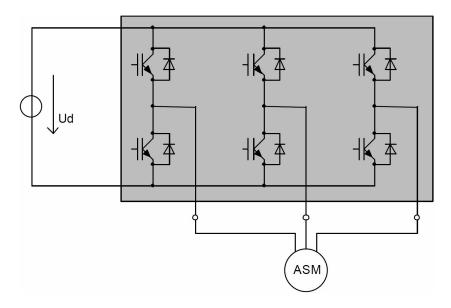


Abbildung 1.8: Prinzipschaltung einer dreiphasigen Vollbrücke [22]

## 1.2.4 Vergleich der Steuerungsmöglichkeiten eines Elektromotors

Zur Steuerung eines 3AC Elektromotors werden zwei verschiedene Verfahren angewendet. Die spannungsgesteuerten U-Umrichter werden im Vergleich zu den stromgesteuerten I-Umrichter vermehrt appliziert. Das spannungsgesteuerte Verfahren bedarf weniger Regelungsaufwand und hat einen größeren Einsatzbereich. Weiterhin funktionieren sie im Leerlaufbetrieb und haben einen breiteren Leistungsbereich. Eine detaillierte Gegenüberstellung stellt Abbildung 1.9 in einer Tabelle dar.

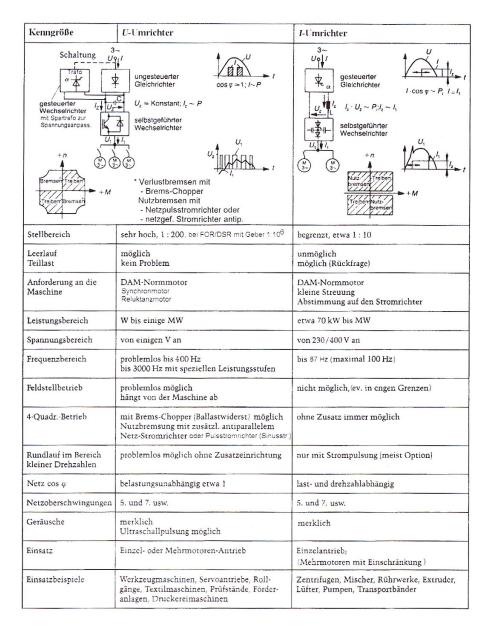


Abbildung 1.9: Gegenüberstellung der U- und I-Umrichter [13]

Aus der Gegenüberstellung wird im Rahmen dieser Projektarbeit und der elektrotechnischen Kenntnisse auf den spannungsgesteuerten Umrichter eingegangen. Die Ausgabe der Signale der  $\mu$ C an die Leistungselektronik in spannungsgesteuerten Umrichter bzw. U-Umrichter werden weiterhin unterteilt in Pulsamplitudenmodulation (PAM), Pulsweitenmodulation (PWM), Raumzeigermodulation RZM (auch Spannungszeigermodulation (SZM) genannt) und Hysterese Strommodulation. [13] Eine Übersicht gibt Abbildung 1.10.

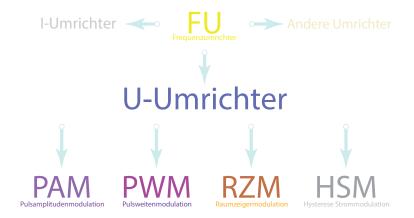


Abbildung 1.10: Übersicht der behandelten Umrichterarten

Dazu werden verschiedene Verdrahtungen der Leistungselektronik vorgestellt:

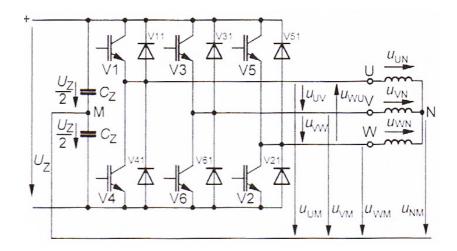


Abbildung 1.11: Schematischer Aufbau einer ZWEI Ebenen Leistungselektronik [13]

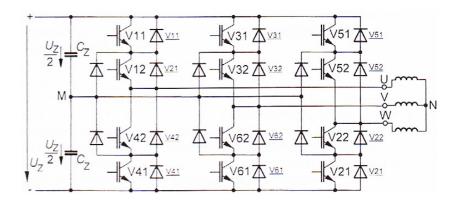


Abbildung 1.12: Schematischer Aufbau einer DREI Ebenen Leistungselektronik [13]

Der 2-Punkt Wechselrichterbetrieb (Abb. 1.11) beinhaltet sechs Transistoren mit jeweils parallelgeschalteter Freilaufdiode. Diese Bauteile werden unter Anderem an einer Gleichspannungsquelle  $U_z$  verdrahtet. Zwischen den hintereinandergeschalteten Transistoren werden die Anschlüsse eines Elektromotors angelegt. Beispielsweise wird zwischen den Ventilen V1 und V4 der Strang U des Elektromotors geklemmt. Mit verschiedenen Modulationen werden die Transistoren/ Ventile gesteuert. In dieser Projektarbeit wird auf die Pulsamplituden-, Pulsweiten- und Raumzeigermodulation mit 2-Punktverhalten näher eingegangen. Der 3-Punkt Wechselrichterbetrieb wird in Abbildung 1.12 zur vollständigen Abdeckung der Leistungselektronikverschaltungen dargestellt. Steuerungs- und schaltungstechnisch ist die 3-Punktverhalten Leistungselektronik aufwendiger zu realisieren, als die 2-Punktverhalten Leistungselektronik. Einen geringen Vorteil hat die 3-Ebenen Leistungselektronik bei der Steuerung der unterschiedlichen Spannungsamplituden (Abbildung 1.13). Diese kann durch geeignete Pulsung an der 2-Ebenen Leistungselektronik imitiert werden.

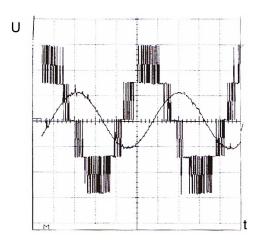


Abbildung 1.13: PWM an der 3-Ebenen Leistungselektronik [13]

Eine PSM wird mit einer dreiphasigen Sinusspannung gespeist, bei dem die Phasen jeweils um 120° voneinander versetzt sind. Moderne FU bilden die Sinusspannung mithilfe der Pulsweitenmodulation (Abkürzung: PWM) nach. Wie schon in Abbildung 1.13 vorgegriffen zeigt Abbildung 1.14 ein Beispiel der imitierten Eingangsspannung im Vergleich zur analogen Sinusspannung einer Phase. Eine weitere Phase ist um 120° zu dieser versetzt und die Dritte folglich um 240°. Danach beginnt von neuem die erste Phase. Jede Phase erhält eine einphasige Wechselspannung, die in der Frequenz und Amplitude variabel sein kann. Durch Höhe und Frequenz der Wechselspannung wird der Wechselstrom geregelt und damit das Umkehren des Magnetfeldes im Stator der PSM. [31]

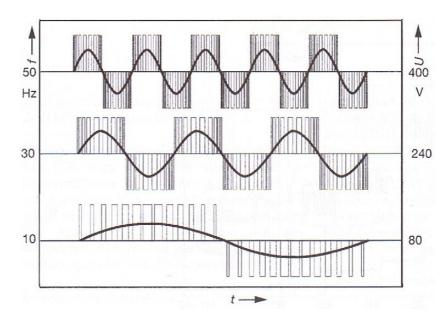


Abbildung 1.14: Visuelle Überlagerung einer analogen Sinusspannung zur digitalen Sinusspannung [13]

Die Abwandlung der Sinusspannung in die Puls-Pausen-Spannung(PWM) ist in erster Linie der Leistungselektronik geschuldet. IGBTs und MOSFETs arbeiten am effizientesten, wenn sie komplett an- oder abgeschaltet werden. [31,44] Die größte Verlustleistung, in Form von Wärme, wird zwischen den beiden Schaltzuständen(An und Aus) produziert. Transistoren schalten nicht plötzlich von einem in den anderen Zustand. Folglich muss vermieden werden in diesem Zustand zu operieren. Das Schaltverhalten von Transistoren wird in Abschnitt 2.4 und 2.4.4 näher erläutert. Ein weiterer Grund für die Abwandlung der Sinusspannung verantwortet die Digitaltechnik. Prozessoren und  $\mu$ C arbeiten digital, d.h. entweder ohne oder mit voller Spannung (Die Zustände werden in der Datenübertragungstechnik als Einsen und Nullen dargestellt). Wenige  $\mu$ Cs beherrschen variable Spannungen (sog. DAC – Digital Analog Converter).

Die Software eines  $\mu$ C erzeugt die Daten für eine variable Pulsweitenmodulation. Es gibt zwei Möglichkeiten eine variable PWM zu erzeugen. Sie kann mithilfe einer vorgegebenen Sinusfunktion berechnet oder aus einer Tabelle im Speicher des  $\mu$ Cs ausgelesen werden. Die zuerst genannte Variante benötigt eine hohe Rechenleistung und viel Rechenzeit, da zu jedem Zeitpunkt die aktuellen Werte neu errechnet werden müssen. Die zweite Variante bedarf nur einem Speicherzugriff, der einen aktuellen Wert aus der Tabelle ausliest und ihn an die PWM-Einheit im  $\mu$ C übergibt. Die PWM- Einheit erzeugt mehrere Puls-Pausen-Spannungen von Null oder 3-5V (je nach  $\mu$ C), die sechs Schaltventile (IGBT oder MOSFET) aus der dreipha-

sigen Vollbrücke in Abbildung 1.8 ansteuern, sodass ein dreiphasiger frequenzvariabler Strom in den Spulen der PSM entsteht. Da die Ausgangsspannungen und -ströme eines  $\mu$ Cs sehr limitiert sind und sich im einstelligen Volt- bzw. Milliamperebereich befinden, werden zwischen den Schaltventilen und dem Controller eine Treiber- und Schutzschaltung, wie bereits in Abschnitt 1.2.3 angesprochen, benötigt. Die Schutzschaltung soll den  $\mu$ C und die Leistungselektronik (IGBT, MOSFET) galvanisch voneinander trennen. Hierfür werden meist Optokoppler (Lichtleiter) eingesetzt, da sie kostengünstig sind und hochfrequent arbeiten können. Der Optokoppler isoliert den Hochvolt- vom Niedervoltbereich, um Spannungsrückkopplungen auf die spannungsempfindliche Steuereinheit zu vermeiden. Der Optokoppler wird in Abschnitt 2.8 näher erklärt. Eine Treiberschaltung in der die gesamte Steuerung automatisch in einem IC abläuft und einen IGBT ansteuert stellt Abbildung 1.15 dar.

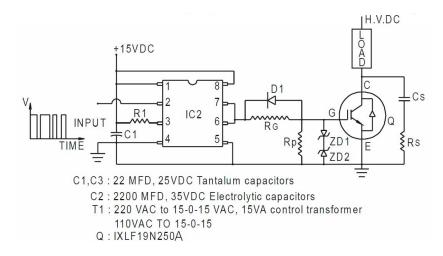


Abbildung 1.15: Schaltung mit TreiberIC für die Ansteuerung eines IGBT [36]

Treiber, wie in Abbildung 1.7 sind auch als IC Bausteine mit integrierter galvanischer Trennung erhältlich.

Ebenso sind IGBT Module am Markt erhältlich. IGBT Module gibt es in verschiedenen Bauvarianten. Beispielsweise sind sie als Dreiphasenvollbrücken, wie sie für PSMs gebräuchlich sind, verfügbar. [26] Aber auch einzelne, sog. Halb-Brücken sind erhältlich, um beispielsweise einen Gleichstrommotor zu betreiben. Vorteil dieser Module sind die bereits zusammengeschalteten einzelnen IGBTs in einem Paket.



Abbildung 1.16: Infineon Power IGBT 3AC Modul [26]

IGBT Module werden durch den PWM Ausgang eines  $\mu$ Cs über eine Treiber- und Schutzschaltung angesteuert.

Die Konzepte des Aufbaus von unterschiedlichen FUs weisen parallelen auf. Sie differenzieren sich heute meist in der Softwareprogrammierung bzw. der Ansteuerung der Leistungselektronik durch die Prozessoren und  $\mu$ C.

#### Pulsamplitudenmodulation - PAM

Verglichen mit anderen Modulationen ist die Pulsamplitudenmodulation relativ einfach zu realisieren. Durch das Blockweise schalten pro Halbschwingung der nachzuahmenden Sinusspannung ist die Verlustleistung der Leistungstransistoren geringer, im Verhältnis zur Pulsweitenmodulation. Die Dauer eines Spannungsblockes am Transistor wird zur Simulation einer Spannungshalbschwingung an einer Wicklung der PSM genutzt. Bei höchster Motorfrequenz füllt der Block die ganze Dauer der Halbschwingung aus. Bei niedrigen Motorfrequenzen wird der Block nur für einen Bruchteil der Halbschwingung eingeschaltet. Die PAM wird bei Brushless DC Motoren in der Modellbautechnik eingesetzt. Außerdem werden sehr große Anlagen im Megawatt Bereich damit betrieben, da die Schaltverluste geringer sind. Die Nachbildung eines akribischen Sinusstroms wird mit dieser Modulation nicht erreicht. Die blockartige Schaltweise geht zu Lasten des ruhigen Rundlaufs der PSM. [13] Abbildung 1.17 stellt die PAM gegen eine analoge Sinusspannung dar.

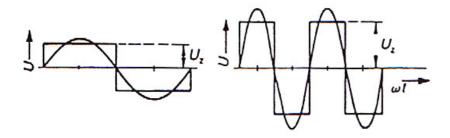


Abbildung 1.17:  $U_Z$  in Abhängigkeit der Zeit t bei der PAM [13]

Aufgrund der simplen Programmierung, Verglichen mit den nachfolgenden Modulationen, kann diese Modulation für erste Versuche an einem Formula Student Rennauto angewendet werden.

#### Pulsweitenmodulation - PWM

Als Erweiterung der PAM gilt die Pulsweitenmodulation PWM. Ihr Prinzip wurde in Abschnitt 1.2.4 bereits angeschnitten. Ein Block der PAM wird in mehrere Pulse geteilt. Die Pulse sind am Anfang und am Ende einer Sinushalbschwingung schmaler als in der Mitte. Dadurch nähert sich diese Ansteuerung der Sinusspannung. Je feiner ein Block in Pulse unterteilt wird, desto glatter wird der Strangstrom in einer PSM.

Um Dauer und Amplitude einer Sinushalbschwingung zu imitieren, wird eine vorgegebene Sinusspannung mit einem Trägersignal überlagert. Siehe Abbildung 1.18. Das Trägersignal besteht aus einer Dreiecksspannung. Bei jedem Schnittpunkt wird das Ausgangssignal zur Leistungselektronik invers geschaltet. Dadurch entsteht die PWM, wie im unteren Diagramm der Abbildung dargestellt ist. Das Trägersignal kann in der Breite variieren. Dadurch wird das Ausgangssignal präziser bzw. obskurer.

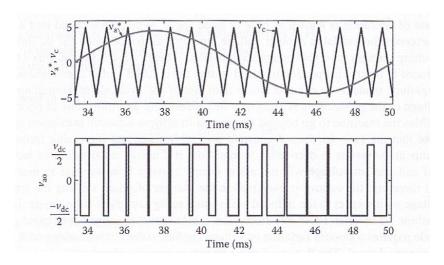


Abbildung 1.18: PWM Erzeugung durch eine Sinus- und Carrierfunktion [31]

Sofern keine Sinusspannung vorliegt, kann die PWM alternativ erzeugt werden. Es wird eine PWM Tabelle im Speicher des Controllers abgelegt. Das Lesen des aktuellen Wertes aus der Tabelle benötigt weniger Prozessortakte als der Vergleich einer Sinusfrequenz mit einer Trägerfunktion. Allerdings müssen die Werte aus der Tabelle modifiziert werden. Die Werte aus dem Speicher müssen der aktuellen Frequenzzahl der PSM angepasst werden. Bei der Berechnung muss außerdem die aktuelle Position des Rotos und des Eingangssignals (Pedal) einbezogen werden. Danach wird der errechnete/ angepasste Wert an die PWM Einheit im Controller weitergegeben.

### Raumzeigermodulation - RZM

Die Raumzeigermodulation (englisch: Space Vector Modulation) RZM war die letzte bemerkenswerte Neuerung in der Ansteuerung von drei-phasen Vollbrücken. Sie optimiert das Schaltverhalten der Transistoren, indem sie jeweils zwischen keinem bis maximal zwei Mal pro Halbschwingung einer Sinuskurve geschaltet werden. Somit verringert sich die Verlustleistung, die durch das dauerhafte Schalten bei der PWM in einer Periodenhalbschwingung entsteht, enorm. Zum Vergleich: bei der PWM wird ein Transistor bis zu 256 Mal pro Halbschwingung geschaltet. Mit acht Schaltzuständen der sechs Transistoren  $(T_1-T_6)$  aus Abbildung 1.19 wird ein Elektromotor betrieben. Sie werden in Abbildung 1.20 aufgezeigt.

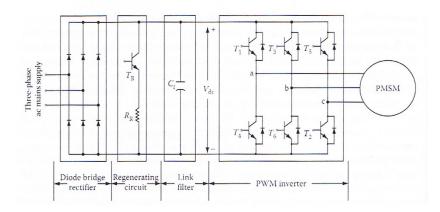


Abbildung 1.19: Dreiphasenvollbrücke mit Zwischenkreiskondensator und Spannungsquelle für die RZM [31]

States	Sa	$S_{\rm b}$	$S_{c}$	$V_{\rm a}$	$V_{\rm b}$	$V_{\rm c}$	$V_{\rm ab}$	$V_{ m bc}$	$V_{\rm ca}$	$V_{as}$	$V_{ m bs}$	$V_{cs}$	$V_{ m qs}$	$V_{ m ds}$
I	I	0	0	$\boldsymbol{V}_{\text{de}}$	0	0	$-V_{\rm dc}$	0	$-V_{\rm dc}$	$\frac{2V_{de}}{3}$	$-\frac{V_{\text{de}}}{3}$	$-\frac{V_{\text{de}}}{3}$	$\frac{2V_{\rm dc}}{3}$	0
II	1	0	1	$V_{ m dc}$	0	$V_{ m dc}$	$V_{ m dc}$	$-V_{ m de}$	0	$\frac{V_{\text{dc}}}{3}$	$-\frac{2V_{dc}}{3}$	$\frac{V_{\text{dc}}}{3}$	$\frac{V_{\text{de}}}{3}$	$\frac{V_{\rm dc}}{\sqrt{3}}$
III	0	0	1	0	0	$V_{ m dc}$	0	$-V_{ m dc}$	$V_{ m dc}$	$-\frac{V_{dc}}{3}$	$-\frac{V_{de}}{3}$	$\frac{2V_{dc}}{3}$	$-\frac{V_{\rm dc}}{3}$	$\frac{V_{\text{dc}}}{\sqrt{3}}$
IV	0	1	1	0	$V_{ m dc}$	$V_{ m dc}$	$-V_{ m de}$	0	$V_{ m dc}$	$-\frac{2V_{de}}{3}$	$\frac{V_{dz}}{3}$	$\frac{V_{\text{dc}}}{3}$	$-\frac{2V_{\rm dc}}{3}$	0
V	0	1	0	0	$V_{\mathrm{dc}}$	0	$-V_{ m dc}$	$V_{ m de}$	0	$-\frac{V_{dc}}{3}$	$\frac{2V_{dc}}{3}$	$-\frac{V_{de}}{3}$	$-\frac{V_{de}}{3}$	$-\frac{V_{\rm dc}}{\sqrt{3}}$
VI	1	1	0	$V_{ m de}$	$V_{ m dc}$	0	0	$V_{\mathrm{dc}}$	$-V_{\rm dc}$	$\frac{V_{\text{de}}}{3}$	$\frac{V_{\text{de}}}{3}$	$-\frac{2V_{dc}}{3}$	$\frac{V_{dc}}{3}$	$-\frac{V_{\rm de}}{\sqrt{3}}$
VII	0	0	0	0	0	0	0	0	0	0	0	0	0	0
VIII	1	1	1	$V_{ m dc}$	$V_{ m dc}$	$V_{ m dc}$	0	0	0	0	0	0	0	0

Abbildung 1.20: Tabelle zur Schalterstellung in einer RZM [31]

Der Zustand Sa, Sb und Sc stellen die Schaltzustände der sechs Transistoren dar.  $T_1$  und  $T_4$  geben eine Vollbrücke vor. Wenn einer der beiden Transistoren eingeschaltet ist, muss der anderer im ausgeschalteten Zustand sein. Ist  $T_1$  an und  $T_4$  aus wird dem Strang  $S_a$  der Wert 1 zugewiesen und am Strang liegt die volle Spannung  $V_{dc}$  des Akkumulators an. Das gleiche Prinzip gilt für die anderen Stränge  $S_b$  und  $S_c$  mit  $T_3/T_6$  und  $T_5/T_2$ . Die vorgestellten Schaltzustände I bis VIII werden in der imaginären Ebene als Raumzeigervektoren in

#### Abbildung 1.21b dargestellt.

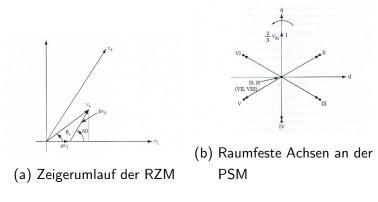


Abbildung 1.21: RZM an einer PSM [31]

Erwähnenswert sind die Schaltzustände VII und VIII, die sich in der Mitte der imaginären Ebene befinden und keinen Kurzschluss auslösen, sondern alle Spulen gleichzeitig mit  $V_{dc}$  oder mit GND beschalten. Ein Kurzschluss würde nur entstehen, wenn beide Transistoren eines Strangs  $(S_a, S_b \text{ oder } S_c)$  gleichzeitig geschaltet sind. Das sollte bei den Schaltwechselvorgängen vermieden werden.

Die Achsen d und q der Abbildung 1.21b stellen die räumlichen Achsen des Motors dar. In diesem Koordinatensystem läuft theoretisch ein Sollspannungszeiger um. Er gibt an wie das Magnetfeld in der PSM umlaufen soll und wird praktisch durch geeignete Schaltung der Stränge, die den Raumzeiger umgeben, nachgeführt. Die Stränge können wie in Abbildung 1.22 geschaltet werden.  $T_c$  gibt die Dauer einer Sinushalbschwingung an. Der Mikroprozessor errechnet die optimalen Zeiten für  $aT_c$ ,  $bT_c$  und  $cT_c$ . Diese Schaltzeiten korrelieren mit den Schaltstellungen  $S_a$ ,  $S_b$  und  $S_c$ . Zur Berechnung wird auch die aktuelle Position des Läufers einbezogen.

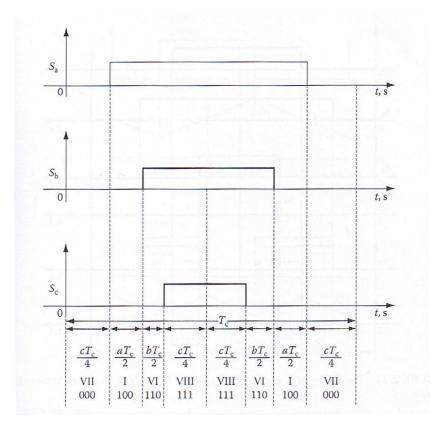


Abbildung 1.22: Schaltzustände in einer Halbschwingung bei der RZM [31]

## 1.2.5 Kondensatorspannungszwischenkreis

Der Kondensatorspannungszwischenkreis dämpft die schlagartigen Belastungen, die bei den verschiedenen Modulationen entstehen, ab. Das harte Ein- und Ausschalten der Transistoren würde die anfälligen Akkumulatoren sehr belasten, da sie den schnellen Schaltwechseln nicht stand halten können. Vorsicht wird geboten, wenn die Kondensatoren an die Akkumulatoren angeschlossen werden. **Achtung:** Sie laden sich schnell auf und können innerhalb von kürzester Zeit ihre Ladung abgeben!

Während Kondensatoren auf elektronischen Leiterplatten eine Kapazität von wenigen  $\mu F$  haben, werden für Zwischenkreiskapazitäten Kondensatoren von mehreren Farad verbaut.

## 1.3 Energie

Li-Ion Zellen müssen vor Überspannung (OV: Overvoltage) und Unterspannung (UV: Undervoltage) geschützt werden. Sie dürfen bestimmte Potentiale nicht über oder unterschreiten, um die maximale Ladezyklenzahl zu erreichen. Zwei verschiedene Li-Ion Bauformen werden in Abbildung 1.23 dargestellt. Die linke Zelle ist eine zylindrische Standard 18650 Industriezelle. Die rechte Zelle stellt eine prismatische Flachzelle dar.



Abbildung 1.23: Lithium Ionen Zellen

Das Datenblatt einer Lithiumzelle gibt Aufschluss darüber, in welchem Bereich die Zelle mit der höchsten Eigenwertschöpfung arbeitet. Eine A123~System~Zelle der Reihe ANR26650M1B besitzt eine nominale Spannung von 3.3Volt. Dabei dürfen die Spannungen 3.5Volt und 2.4Volt nicht über bzw. unterschritten werden. [1] Die Voltanzahl gibt indirekten Aufschluss über den Ladezustand einer Zelle. Mithilfe eines Diagramms aus dem Datenblatt einer Zelle kann der aktuelle Zustand einer Batterie bestimmt werden. Der aktuelle Zustand einer Batterie wird State of Charge SOC genannt. Er gibt den direkten Ladestatus der Zelle in Prozent an. Nachfolgende Abbildung 1.24 stellt dieses Diagramm einer A123~Systems~M1~26650~Zelle~dar.

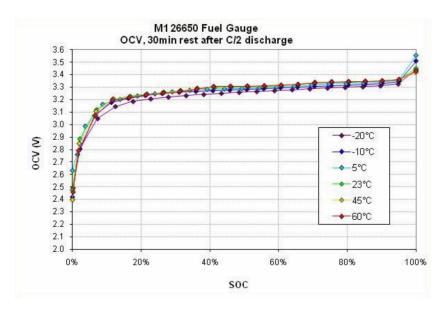


Abbildung 1.24: Zusammenhang zwischen der Spannung und dem aktuellen Ladezustand einer Lithium Zelle bei verschiedenen Temperaturen [1]

Die Zyklenzahl aktueller Lithium Zellen befinden sich zwischen 1500 bis 2000 Auf- und Entladungen, bis sie eine restliche Gesamtkapazität bei vollgeladener Zelle von 80%, der ursprünglichen 100% einer neuen Zelle, erreicht. Die übrigen 20% stehen nach dieser gewissen Ladezyklenzahl nicht mehr zur Verfügung. Je kleiner bzw. enger der Spannungsarbeitsbereich eine Zelle ist, beispielsweise in Abbildung 1.24 zwischen 20% und 80%, respektive 3,2V und 3,3V, desto länger behält diese ihre komplette Kapazität bei und verfügt so über eine höhere Ladezyklenzahl. Vorausgesetzt wird die Einhaltung der angegebenen Mindestund Maximalspannungen. Praktisch kann man die Zellen bis auf 0V entladen oder über die Maximalspannung(3.6-3.7V) aufladen. Daraus folgen zuerst die Beeinträchtigung der Ladezyklen, danach das Versagen und schließlich bei weiterem Überschreiten der Maximalspannung entzündet sich die Zelle und explodiert. [1] Zusätzlich wird die Zyklenzahl durch die Stärke der Auf- und Entladung einer Zelle beeinflusst, wie Abbildung 1.25 beschreibt. Je höher der Auf- oder Entladestrom einer Zelle, desto niedriger die Zyklenzahl.

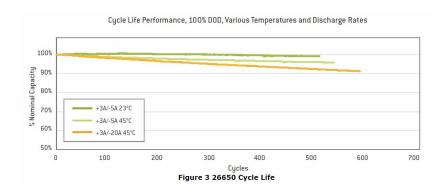


Abbildung 1.25: Zusammenhang zwischen der Kapazität und der Ladezyklenanzahl einer Lithium Zelle [1]

Die Gesamtkapazität des Energiespeichers wird ebenfalls durch Feuchtigkeit und Temperaturen beeinflusst. Der Innenwiderstand einer Zelle steigt bei Temperaturen unter 5°C und über 25°C an. [2,30] In folgender Abbildung 1.26 wurden mit einem Nissan Leaf und einem Chevrolet Volt die Reichweite bei unterschiedlichen Außentemperaturen gemessen. Das Resultat bestätigt obige Behauptung. [30]

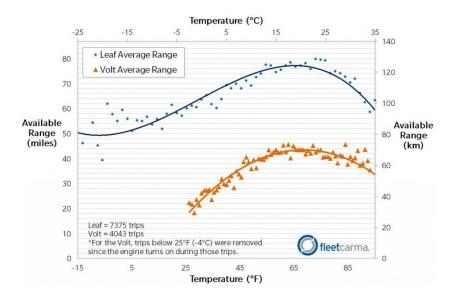


Abbildung 1.26: Reichweite von Nissan Leaf und Chevrolet Volt bei unterschiedlichen Temperaturen [30]

Der höhere Innenwiderstand wirkt sich negativ auf die nutzbare Energie der Zelle aus. Aus diesem Grund ist beispielsweise im  ${\it Tesla~Model}$  S eine Heizung zwischen die Batterie-

zellen verbaut um sie bei niedrigen Außentemperaturen zu erwärmen, bevor sie ihre volle Leistung entfalten kann. Startet man einen Tesla bei geringen Temperaturen, steht die volle Leistung der Zellen erst zur Verfügung, nachdem die Zellen auf Betriebstemperatur erwärmt wurden. Erst danach wird die automatische Drosselung der Energieausgabe der Zellen aufgehoben. Dabei wird die Energie der Zellen nicht direkt in Wärme umgewandelt, sondern die Abwärme des Motors wirkungsvoll ausgenutzt. Da der Elektromotor sehr effizient ist und bei der Fahrt wenig Wärme dissipiert, dauert es einige Minuten, bis die Drosselung aufgehoben wird. [15] Lithium Zellen haben bei bestimmten Bedingungen einen sehr guten Wirkungsgrad. Die Effizienz einer Zelle hängt beim Aufladen vom Ladestrom und Innenwiderstand der Zelle ab. Nachfolgend soll das rechnerisch demonstriert werden. [2]

$$P_{R_i} = I^2 \cdot R_i \tag{1.7}$$

Das Aufladen einer Zelle mit einem Strom von 2.3A und einem Widerstand von  $10m\Omega$  (M126650-A123 Datenblatt) dissipiert eine Verlustleistung von

$$P_{DissEinzelzelle} = (2.3A)^2 \cdot 10m\Omega = 53mW.$$
 (1.8)

Das bedeutet einen Wirkungsgrad von 99.3% wenn die Gesamtleistung mit

$$P = U * I = 3.2V \cdot 2.3A = 7,36W \tag{1.9}$$

berechnet wird. Mit steigendem Ladestrom wird der Wirkungsgrad einer Lithium Zelle geringer. [2] Folglich ist es zweckmäßig, eine kapazitiv höhere Zelle durch mehrere kapazitiv kleine Zellen zu ersetzen. Dabei haben die kapazitiv niedrigere Zellen eine geringere Größe. Somit können von ihnen mehrere für den identischen Bauraum der kapazitv höheren Zelle ersetzt werden. Sie werden parallel geschalten und mit gleich hohem Strom auf- und entladen. Durch die Parallelschaltung verringert sich der Ladestrom in den Einzelzellen. Einen Vergleich bietet Abbildung 1.27a und 1.27b.

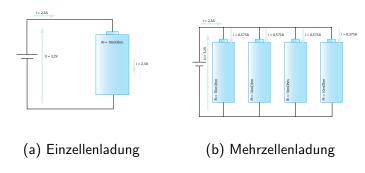


Abbildung 1.27: Verschiedene Ladeszenarien

Erneut wird mithilfe der Formel 1.7 die einzelnen Leistungsverluste errechnet. Allerdings ist der Ladestrom jeder Zelle (Abbildung 1.27b mit 0,575A zu verzeichnen, wenn angenommen wird, dass alle Zellen den gleichen SOC bzw. die gleiche Spannung aufweisen.

$$P_{DissMehrzelle} = (0,575A)^2 \cdot 10m\Omega = 3,3mW$$
 (1.10)

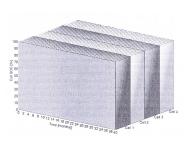
Die dissipative Leistung aus der Rechnung 1.10 wird vier mal umgewandelt. Somit entsteht eine gesamte Dissipativleistung von 13,225mW. Die totale Leistungsaufnahme aus 1.9 bleibt auch bei der Mehrzellenladung bestehen. Hieraus wird ein Wirkungsgrad von 99,82% errechnet. Aus den Berechnungen wird ersichtlich, dass die Verwendung mehrerer kleiner Zellen eine Effizienzsteigerung hervorruft. Ein konkretes Beispiel aus der Automobilindustrie bestätigt diesen Nachweis. Die Firma Tesla hat 7104 Standardindustriezellen der Form 18650 in seinem Model S verbaut und kann seine Zellen mit einer Leistung von 135kW laden, was in Anbetracht der aktuell zu finden Ladestationen für andere Elektroautos mit 20-50kW einen beachtlichen Wert darstellt. Hersteller wie Kia oder Nissan statten ihre Elektroautos mit bis zu 200 Zellen aus und erreichen dadurch geringere Leistungsdaten. [29,34]

## 1.4 Energiekontrolle

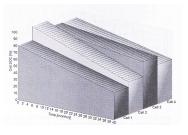
Aufgrund der Fertigungstoleranzen bei der Produktion von Li-Ion Zellen variiert der Innenwiderstand und dadurch die Kapazität, die Selbsentladungsrate und die thermischen Eigenschaften von Zellen der gleichen Produktionslinie. Der Innenwiderstand variiert um wenige  $m\Omega$ . [2] Er beeinflusst den State of Health SOH. SOH gibt den aktuellen Gesundheitszustand einer Zelle an. Er beschreibt wie viel Kapazität, verglichen mit dem Neuzustand der Zelle vorhanden ist. Der State of Charge SOC hingegen gibt den aktuellen Ladezustand einer Zelle an und wurde in Abschnitt 1.3 bereits beschrieben. Um ein konkretes Szenario zu beschrei-

ben werden zwei verschiedene Zellen der gleichen Serie, mit dem gleichen aktuellen SOC unabhängig voneinander, aber den Selben Konditionen geladen oder entladen. Schließlich erreichen die Zellen durch die Streuung des Innenwiderstand unterschiedliche SOCs. Um diese Problematik zu umgehen, müssen in Serie geschaltete Zellen überwacht werden.

Um den SOH und den SOC jeder Zelle in einem Akkupack auf dem gleichen Level zu halten wird ein Batteriemanagementsystem BMS eingesetzt. Eine weitere Aufgabe des BMSs ist die Zellen vor Overvoltage OV (Überspannung) und Undervoltage UV (Unterspannung) zu schützen. Durch das Balancieren der Zellen können fünf bis zehn Prozent mehr Energie aus einem Batteriepacket genutzt werden. Darüber hinaus erhöht sich die Anzahl der Ladezyklen im Produktlebenszyklus PLZ des Batteriepaketes um bis zu 20%. [23] Ohne Balancier System dürfen die in Serie geschalteten Zellen nur aufgeladen werden, bis die schwächste Zelle ihre maximale Spannung erreicht, um sie nicht zu beschädigen, obwohl die benachbarte Zelle ein wenig mehr Energie vertragt. Ebenso können die Zellen nur soweit entladen werden bis die erste Zelle ihre Endentladeschlussspannung erreicht, um sie nicht zu beschädigen, wenn auch hier die benachbarten Zellen noch Energie zur Verfügung haben würden.



(a) Vier ideale Batteriezellen mit gleichem Innenwiderstand



(b) Streuung in 40 Monaten von vier reale Batteriezellen mit ungleichem Innenwiderstand

Abbildung 1.28: Vergleich von idealen und realen Batteriezellen [2]

Ein BMS kann passiv und aktiv arbeiten. Nachfolgend wird der Unterschied elaboriert. In vielen Anwendungen wird die passive Variante eingesetzt. Sie ist weniger komplex und zudem preisgünstiger als die aktive Balancierung.

#### 1.4.1 Passives Balancieren

Sobald die erste Zelle in einem Zellstrang ihre maximale Spannung beim Laden erreicht wird beim passiven Balancieren die überschüssige Energie, durch Widerstände in Wärme umgewandelt, bis die letzte Zelle ihren maximalen SOC von 100% erreicht. Beim Entladen werden Zellen mit zu hoher Spannung an die der niedrigsten angepasst, indem Widerstände die Überschüssige Energie in Wärme konvertieren.

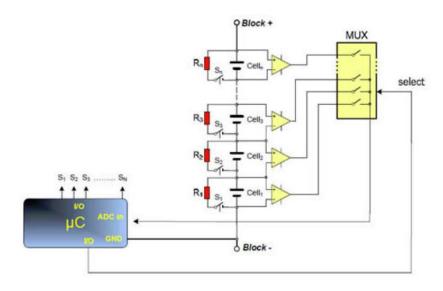


Abbildung 1.29: Passives Balancing von einem Akkublock

Die Abbildung 1.29 beschreibt schematisch die Funktion der passiven Balance Technologie. Hier sind Zellen miteinander in Serie geschaltet. Jede Zelle ist mit einem Widerstand und einem Schalter parallel geschaltet. Um jede Zelle zu messen wird auch ein Operationsverstärker OPV parallel geschaltet. Näheres zum OPV wird in Abschnitt 2.9 erklärt. Der OPV vergleicht das Potential an der positiven Zellenseite mit dem der negativen Seite und gibt als Ergebnis die Differenzielle Spannung aus. Die differenzielle Spannung wird an einen Multiplex Baustein (MUX) geschickt. Der MUX dient dazu, die differenziellen Spannungen der einzelnen Zellen nacheinander an einen Analog-Digital-Wandler ADC weiter zu geben. Dadurch wird nur ein ADC für mehrere Zellen benötigt. Der ADC (siehe Abschnitt 2.2.8) wandelt die analoge Spannung in einen digitalen Wert um. Für die beschriebenen Funktionen gibt es komplette Lösungen der Halbleiterindustrie in einem IC zusammengefasst.



Abbildung 1.30: Analog Devices AD7280 BMS IC

Bei der Anwendung von BMS ICs in Kleingeräten an denen Ströme von 50 bis 200mA fließen sind die Widerstände und Schalttransistoren zur Energiedissipation in den BMS IC Bausteinen eingebettet. Wenn hohe Ströme von 1- 10Ampere durch den Dissipationswiderstand (Widerstand der beabsichtigt Energie in Wärme wandeln) fließen müssen, die in einem EV auftreten, müssen externe Widerstände und Schalttransistoren verwendet werden. [23] Ggf. bedarf es einer Kühlung der Widerstände.

# 1.4.2 Aktives Balancing

Das aktive Management funktioniert prinzipiell similär zum passiven System. Anstatt der Dissipationswiderstände, werden Kupferspulen eingesetzt. Jede Zelle hat seine eigene Spule auf einem gemeinsamen Eisenkern mit den anderen Zellen gewickelt, um den Energieaustausch zu ermöglichen. Die nachfolgende Abbildung 1.31 veranschaulicht den Aufbau eines aktiven BMS.

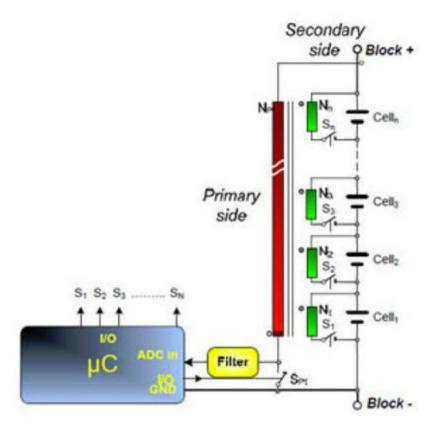


Abbildung 1.31: Energietransformation zwischen den Zellen durch Spulen [24]

Jede Zelle hat eine eigene Sekundärspule, die jeweils durch Transistoren angeschaltet werden können. Gegenüber liegt eine, sich über alle Sekundärspulen erstreckende, Primärspule. Sie ist mit dem Pluspol der Batterie und über einen Filter mit dem ADC Wandler des  $\mu$ Cs verbunden. Sie kann über einen Schalter auf den Minuspol (GND) aufgeschaltet werden. Die Spulen tauschen über den Eisenkern ihre Energie aus. Das Prinzip des Transformators wird genutzt, indem die Sekundärspule in schnellen Schaltzyklen von bis zu 3kHz an und abgeschaltet wird. Dadurch wird eine Spannung in die Primärspule induziert. Diese gibt ihre Energie an den kompletten Akkustrang ab . [24] Es muss beachtet werden, dass ein Teil der Energie in Wärme umgewandelt wird.

#### Am Beispiel ATA6870N von Atmel

Einen sehr ähnlichen Ansatz verfolgt  $A_{\rm TMEL}$  mit seinem ATA6870N IC. Zum einen funktioniert er mit der passiven Balancier Methode, zum anderen kann er auch mit Induktivitäten oder Kapazitäten versehen werden, um ein aktives Balancing zu realisieren.

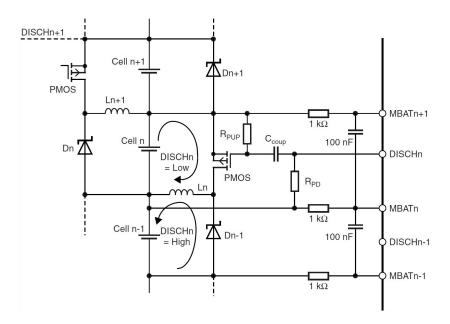


Abbildung 1.32: Prinzipschaltung des ATA6870N für aktives Balancing [5]

Zu betrachten sind die IC Anschlüsse MBAT und DISCH auf der rechten Seite der Abbildung 1.32. Durch die Verschaltung der Anschlüsse mit den dargestellten Bauelementen kann Ladung von einer höheren Zelle in die benachbarte untere Zelle eingespeist werden, indem der obere Transistor (PMOS) mit bis zu 3kHz pulsiert und somit in der Spule zwischen den Akkumulatoren eine Spannung induziert. Die letzte Zelle des Strangs wird über einen Transformator mit der obersten Zelle verbunden. Der Energieaustausch funktioniert hier auch mit der schnell pulsierenden Beschaltung der Spule mit bis zu 3kHz. Abbildung 1.33 verdeutlicht die Verbindung der ersten und der letzten Zelle.

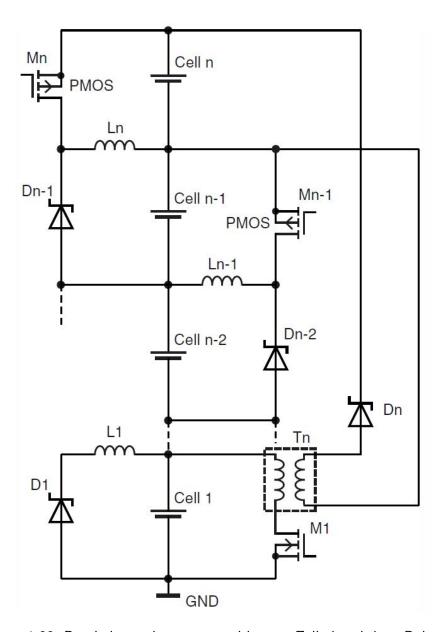


Abbildung 1.33: Beschaltung der ersten und letzten Zelle im aktiven Balancing [5]

Die Menge der zu übertragenden Energie hängt von der verwendeten Spule und ihrem Widerstand ab. Konkrete Werte werden aus Abbildung 1.34 entnommen.

f (kHz)	Inductor Type	Inductance (µH)	Resistor of Inductor (mΩ)	Peak Balancing Current (mA)	Average Balancing Current (mA)
3	Toroidal	300	130	1240	470
3	Toroidal	470	135	790	280
3	SMD	220	380	2280	890
3	SMD	330	430	1620	610
3	SMD	470	560	1240	430

Abbildung 1.34: Erreichbarkeit des maximalen Stromes der übertragen werden kann [5]

Prinzipiell ist eine aktive Balancierung auch mit Kapazitäten ausführbar. Im Vergleich zum Induktiven Verfahren kann weniger Strom pro Zeit transferiert werden. [5]

## 1.4.3 Daisy Chain

Ein Batterie-Stack mit vielen in Serie geschalteten Zellen benötigt mehrere dieser BMS ICs. Ein BMS IC kann zwischen sechs und zwölf Zellen kontrollieren. Die BMS ICs werden miteinander verbunden und kommunizieren untereinander über ein Protokoll Interface. Zusätzlich wird ein  $\mu$ C benötigt, der den BMS ICs Befehle erteilt. Eine Zusammenschaltung mehrerer AD7280 von ANALOG DEVICES wird in Abbildung 1.35 dargestellt.

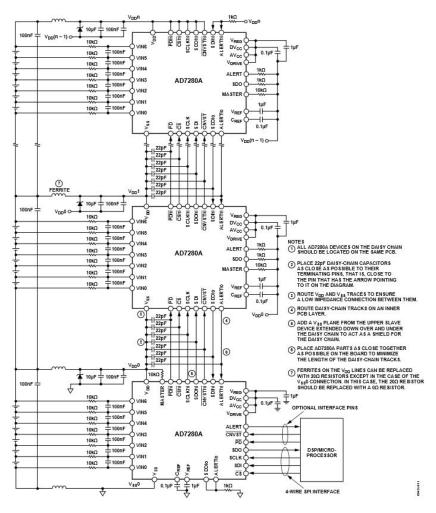


Abbildung 1.35: Zusammengeschaltete DAISY CHAINED BMS ICs [16]

# 1.4.4 Coulomb Counting - CC

Mit dem Coulomb Counting CC Verfahren wird der genaue SOC bzw. ein zu hoher Stromfluss detektiert. Hierbei muss zu der Batterie ein RSense Widerstand in Serie geschaltet werden. Aufgrund des Widerstandes fällt eine Spannung an ihm ab. Links der gestrichelten Linie in Abbildung 1.36 ist der RSense Widerstand am  $\mu$ C angeschlossen. Die abfallende Spannung am RSense Widerstand wird mit dem CC-ADC eines Mikrocontrollers, rechts der gestrichelten Linie, abgelesen. Der Strom durch den Widerstand, somit durch den gesamten Strang der Batterie ist über das Ohmsche Gesetz zu errechnen:

$$I = \frac{U}{R} \tag{1.11}$$

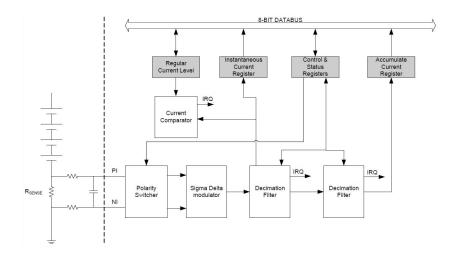


Abbildung 1.36: Schematische Darstellung des Coulomb Counting Verfahrens an einem Atmel Atmega16HVB [8]

Der  $\mu$ C fungiert als eine Art Stromzähler und kann durch den Spannungsabgriff am RSense Widerstand errechnen wie viel Energie die Batterien noch enthalten. Zusätzlich kann er einen zu hohen Strom detektieren und den Stromkreis mit Hilfe einer Transistorschaltung unterbrechen. [8]

#### 1.4.5 Kommunikation zwischen BMS ICs

Die Kommunikation zwischen den BMS ICs und ggf. den Hostmikrocontrollern erfolgt üblicherweise mithilfe des I2C oder des SPI Kommunikationsprotokolls. Die Protokolle werden in Abschnitt 2.2.5 behandelt.

# 1.4.6 Texas Instruments Power Pump Technologie

Texas Instruments hat eine Alternative entwickelt um Ladung zwischen Zellen aktiv auszutauschen. Sie nennt sich PowerPump Technologie. In der unteren Abbildung 1.37 wird sie schematisch dargestellt. Der Transistor Q1 wird mit einer Frequenz von ca. 200kHz geschaltet. Es wird ein Strom über die Diode von Q2 in die untere Zelle übertragen. Die Energieverschiebung funktioniert auch in die andere Richtung, indem Q2 Schaltimpulse bekommt und der Strom über die Q1 Bodydiode in die obere Zelle gedrückt wird. Durch diese sog. Eimerkettenschaltung wird Energie von der oberen Zelle zur Unteren transportiert. [24]

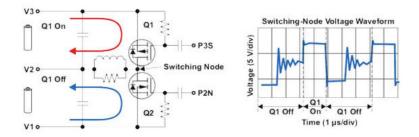


Abbildung 1.37: Power Pump Technologie von TI

# 1.5 Thermik

Trotz der hohen Effizienz aller elektrischer Komponenten ist die Abführung der Wärme nicht außer Acht zu lassen. Nimmt man an, dass eine Leistung von 80kW durch das System (FU und PSM) fließen, werden ca. 5-10% der Leistung in Wärme umgewandelt. Mit der Formel

$$P_{Eff} = \mu_{Wirk} \cdot P_{IN} = 0, 9 \cdot 80kW = 72kW \tag{1.12}$$

wird die effektiv umgewandelte Leistung errechnet. Nach Abzug der effektiven Leistung von der eingegangenen Leistung erhält man die abzuführende Dissipationsleistung in Form von Wärme mit

$$P_{Warm} = P_{IN} - P_{Eff} = 80kW - 72kW = 8kW$$
 (1.13)

Acht Kilowatt Dissipationsleistung sind nicht zu vernachlässigen. Sie ist vergleichbar mit vier 2000Watt Wasserkochern, die gekühlt werden müssen.

# 2 Elektrische Bauelemente

Die ursprüngliche Through hole Technologie, bei der die Bauteile mit Pins ausgestattet durch die Leiterplatte hindurch gesteckt werden, um sie auf der Unterseite mit Lot zu befestigen, wurde von der Surface Mount Device Technologie nahezu gänzlich abgelöst. Nur wenige Bauteile, bei denen es Konstruktiv nicht anders handhabbar ist werden noch mit Through hole Pins angeboten. Nachstehend werden der Unterschied der beiden Technologien, ferner die Dimensionen von Widerständen mit vergleichbaren Eigenschaften dargestellt. (Abbildung 2.1)



Abbildung 2.1: Miniaturisieren von elektrischen Bauelementen am Beispiel eines Widerstands

Einige wichtige Bauelemente werden im Folgenden zur Einführung in die Elektronik beschrieben. Einen genaueren Einblick in die Funktionsweise der elektronischen Komponenten werden im Literaturverzeichnis aufgeführt. Dabei sind das Buch *Handbuch aktiver elektronischer Bauelemente* von Leonhard Stiny des Franzis Elektronik Verlags [44] und das Buch *Halbleiter-Schaltungstechnik* von Tietze/ Schenk/ Gamm des Springer Verlags [45] empfehlenswert.

Einleitend ist der Unterschied zwischen aktiven und passiven Bauteilen zu differenzieren. Aktive Bauelemente haben eine verstärkende, schwächende oder verarbeitende Wirkung des Eingangssignals (Transistor, Mikrocontroller, Operationsverstärker). Dagegen wandeln passive Bauelemente das Signal lediglich um (Widerstand, Spule, Kondensator). Der Begriff Integrierte Schaltungen (engl.: Integrated Circuits) IC wird im folgenden oft verwendet. In einem IC sind komplette Schaltungen in einem Bauelement zusammengefasst. (Siehe Abbildung 1.30)

# 2.1 Technische Datenblätter

In der Elektronik/ Elektrotechnik sind Datenblätter von Bauelementen, insbesondere ICs von äußerster Notwendigkeit. Diese müssen zu einem selektierten Bauteil vorliegen um zu verstehen welche Wirkungsweise ein Bauelement hat und wie es mit anderen Elementen korreliert. Die genauen Daten können den Datenblättern der Hersteller entnommen werden. Sie sind immer auf der Homepage des jeweiligen Anbieters zu finden und stehen zum kostenlosen Download zur Verfügung. Auf den Datenblättern befinden sich Diagramme, die unterschiedliche Testverhalten zwischen abhängigen Werten darstellen. Daraus können die richtige Ansteuerung und die maximal zulässigen Spannungen schaltungsspezifisch dimensioniert werden. Info: Der Großteil aller erhältlichen Datenblätter werden nur in englischer Sprache angeboten.

# 2.2 Mikroprozessoren/ Mikrocontroller/ FPGA

### 2.2.1 Mikroprozessor vs. Mikrocontroller

Mikrocontroller  $\mu$ C sind elektronische Bausteine, die mit einem Mikroprozessor  $\mu$ P eines Personal Computers vergleichbar sind. Der Unterschied zum  $\mu$ P liegt an der zusätzlichen Peripherie, die mit dem Prozessor in einen IC integriert sind. Während ein  $\mu$ P eines PCs externe Peripherie benötigt und nur digitale Daten in Form eines Protokolls an seine Peripherie weiter gibt, um mit diesen zu kommunizieren, ist die Peripherie, wie z.B. der Speicher oder Analog-Digital-Wandler, in einem  $\mu$ C bereits integriert. Mit einem  $\mu$ C können beispielsweise analoge Spannungen gemessen (ADC), Pulsweiten modulierte Spannungen ausgegeben (PWM) oder Daten an einen weiteren IC über ein spezielles Protokollinterface gesendet werden(SPI, TWI(auch I2C genannt), UART, USART). Der typische Spannungsbereich variiert zwischen 5.0V, bei älteren und 3.0V bei aktuellen  $\mu$ Cn. Der Trend geht zu immer kleineren Spannungen, um Energie zu sparen. Allerdings rauschen die Signale bzw. Ausgangsspannungen, je kleiner die Operationsspannung wird. Durch das Rauschen, das durch äußere Einflüsse, wie Elektromagnetische Felder, verursacht wird, werden Spannungen verzerrt und können nicht mehr korrekt ausgelesen werden. [44] Aktuelle  $\mu$ C besitzen eine ARM Cor-TEX 32bit Prozessor Architektur. Diverse namhafte Firmen haben diese Prozessoren in ihre  $\mu$ Cn implementiert. Vor 2006 wurde häufig die populäre AVR 8bit Architektur von ATMEL im  $\mu$ Cbereich eingesetzt.

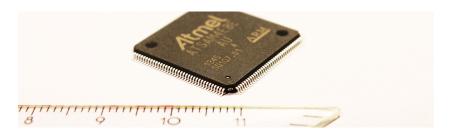


Abbildung 2.2: ATMEL ATSAM4 ARM CORTEXM4 μCbeispiel

## 2.2.2 Fiel Programable Gate Array - FPGA

FPGAs sind direkte Konkurrenten zu  $\mu$ Cs. Das besondere an diesen Bausteinen ist, dass eine Logik von UND und ODER Verschaltungen integriert sind. Die Verschaltungen können einer entsprechenden Logik programmiert werden. Damit kann man in Echtzeit auf Ereignisse reagieren und muss nicht warten, bis das Programm eines  $\mu$ Cs an der entsprechenden Stelle für das Ereignis bereitsteht. Das Problem kann durch Interrupt Request in einem  $\mu$ C umgangen werden. Mehr dazu in Abschnitt 2.2.6. Auf diese Bausteine wird nicht weiter eingegangen, da sie nur bei zeitkritischen Anwendungen zum Einsatz kommen und ihre Implementierung sehr Aufwendig ist. Ein FPGA IC sieht äußerlich wie ein  $\mu$ C aus Abbildung 2.2 aus.

## 2.2.3 Programmierung

Programmiert werden  $\mu$ C am PC in einer Integrated development environment IDE Software wie beispielsweise Atmel Studio 6, das kostenlos zum Download auf der Firmeneigenen Internetseite zur Verfügung steht. Das entwickelte Programm für den  $\mu$ C wird mittels eines In-Circuit Programmers, z.B. Atmel AVR ISP MkII oder Atmel JTAG ICE übertragen. Er wird mit dem PC über eine USB Schnittstelle und mit dem  $\mu$ C über eine SPI Schnittstelle verbunden. Das  $\mu$ Cprogramm muss vor der Übertragung in einen Hexadezimalen Code kompiliert werden. Der Hexadezimale Code wird über die USB Schnittstelle an den Programmer übertragen und dieser implementiert den Code über das SPI- oder das JTAG Protokoll in den Flashspeicher des Mikrocontollers. Die beschriebene Prozedur geschieht automatisch nach Klicken des Programmierbuttons in der IDE. Der Flashspeicher kann über 1000 Mal mit einem neuen  $\mu$ Cprogramm überschrieben werden. [33] Im nachstehenden Bild 2.3 und 2.4 sind ein Programmer und die IDE Oberfläche dargestellt.



Abbildung 2.3: ATMEL AVR Programmer

```
| Publish the Factor Sympt Std Seam Publish the Seam Std Seam Publish to Seam Std Se
```

Abbildung 2.4: ATMEL STUDIO 6 Programmoberfläche

# 2.2.4 Programming Interface

Programmer haben auf der Anschlussseite des  $\mu$ Cs entweder 6 oder 10 Anschlussleitungen für das SPI bzw. JTAG Protokoll Interface. Die SPI Verbindungen heißen SCK, SS, MOSI, MISO, VCC, GND und RST. Sie müssen mit den gleichnamigen Anschlüssen am  $\mu$ C verbunden werden. Die Positionen der Anschlüsse werden aus dem Datenblatt des jeweiligen  $\mu$ Cs entnommen. Im folgenden Bild 2.5 werden die Programmieranschlüsse eines ATMEL ATMEGA 16 hervorgehoben.

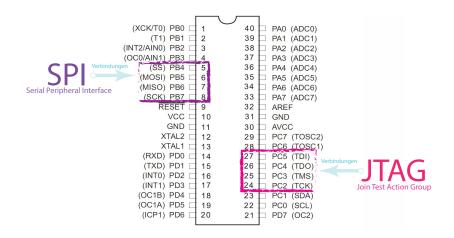


Abbildung 2.5: ATMEL ATMEGA 16 Programmierinterfaces [4]

JTAG Verbindungen heißen TCK, TDO, TMS, TDI, VCC, GND, RST. Die restlichen Anschlüsse werden nicht verbunden (NC). Gleichermaßen werden die Verbindungen eines ARM  $\mu$ Cs gehandhabt. Info: Bei ARM Architekturen wird der Name des Pins nicht an der Zeichnung, wie in Abbildung 2.5 angestellt, sondern in einer beigefügten Tabelle aufgelistet.

Der Unterschied zwischen den zwei oben genannten ATMEL Programmern ist, dass der ATMEL JTAG ICE Programmer eine Debug Funktion implementiert hat. Die ermöglicht es, während des Programmablaufs im  $\mu$ C die Register des Prozessors am PC darzustellen. Es erleichtert dem Anwender die Fehlersuche. [33] **Achtung:** Teilweise gibt es auch SPI und JTAG Stecker, die zehn Anschlüsse besitzen. Die restlichen Anschlüsse dürfen nicht oder nur auf GND verbunden werden. Diese werden teilweise mit NC (Not Connected) gekennzeichnet [41]

#### 2.2.5 Protokolle

Protokolle dienen den ICs zur Kommunikation, um in Form von spezifisch aneinander gereihten Einsen und Nullen, im Takt eines Zeitsignals, miteinander in Kontakt zu treten. Mit Protokollinterfaces werden auch sog. Expander angesteuert, die die Peripherie eines  $\mu$ Cs/-prozessors erweitern. Mit Expandern können beispielsweise die PWM Ausgänge erweitert werden. Mit dem Protokollinterface kann der PCA9532 IC von NXP [35] gesteuert werden, um die Anzahl an PWM Ausgängen eines  $\mu$ Cs zu erweitern. (Dieser IC kann zum Ansteuern von RGB-LEDs verwendet werden.)

Die überwiegend benutzten und auch bekanntesten Protokolle, häufig in der Automotive In-

dustrie aufzufinden, ist der CAN Bus von der ROBERT BOSCH GMBH und der LIN Bus, der von MOTOROLA in Kooperation mit diversen Autoherstellern gegründet wurde. In der Maschinenindustrie ist der PROFI Bus und der PROFINET I/O Bus weit verbreitet. [47] In  $\mu$ Cs werden primär SPI, TWI und UART Interfaces verwendet. Bei neuen ICs, der ARM Generation, kommen häufiger auch ein CAN Bus und Ethernet Interface dazu. Ethernet wird hauptsächlich eingesetzt, um Bauelemente mit dem Intra- und Internet zu verbinden. [33] Das nachfolgende Beispiel zeigt die Verbindung von mehreren Geräten mithilfe eines TWI Bus Systems.

Viele Protokollsysteme basieren auf dem Master- Slave Prinzip. Bei dem der Master als Moderator fungiert und auch den Takt angibt. Der Moderator sendet Nachrichten und fordert sie auch an. Slaves können nur Daten übertragen, wenn der Master eine Freigabe sendet. Es gibt erweiterte Protokollsysteme bei denen die Slaves jeweils eine Interruptleitung des Masters belegen, um ihn dadurch mitzuteilen, dass er eine Nachricht übersenden möchte. Weitere Protokollsysteme können die Masterfunktion an einen Slave weitergeben.

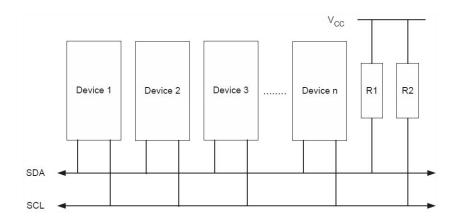


Abbildung 2.6: Verbindung zwischen Geräten über den TWI Bus

Zwei bewährte Protokoll Interfaces bei  $\mu$ Cs werden nachfolgend erklärt.

#### Das Two Wire Interface Protokoll - TWI

Das TWI kommuniziert über zwei Leitungen (SDA, SCL). Die Leitungen werden durch jeweils einen Pull-up Widerstand auf High (3.3V bzw. 5V) gezogen. Dies wirkt sich nachteilig auf die Geschwindigkeit aus, ist allerdings für die Funktion unumgänglich. Somit werden maximale Taktfrequenzen von 400kHz erreicht. Bauelemente die mit dieser Protokollübertragung

arbeiten werden auf einer gemeinsamen Leiterplatte verbunden, ansonst wirken sich die Kapazitäten der Kupferdrähte negativ auf die Härte der Signale aus. Die SCL Leitung überträgt das Taktsignal, während die SDA Leitung die Daten übermittelt. Jede erfolgreich übertragene Datentransaktion zu einem Slave wird mit einem Acknowledge ACK Bit beendet. [4] Eine schematische Darstellung der Verbindungen zwischen Kommunikationspartnern ist bereits in Abbildung 2.6 aufgezeigt.

#### Das Serial Peripheral Interface Protokoll - SPI

Das Serial Peripheral Interface benötigt mindestens vier Kommunikationsleitungen zwischen Kommunikationspartnern. Zwei dieser Leitungen, MISO (Master In Slave Out) und MOSI (Master Out Slave In), sind zur Datenübertragung zuständig. Sie senden Bits im Takt der CLK (Clock) Leitung. Der vierte und alle weiteren Anschlüsse heißen SS (Slave Select). Mit dieser Leitung wird der anzusprechende Slave ausgewählt, indem die Leitung auf Null Volt gezogen wird. Somit benötigt jeder Slave eine eigene Leitung, mit welcher er vom Master ausgewählt werden kann. Der Nachteil gegenüber der TWI Kommunikation ist, dass jeder zusätzliche Slave eine Leitung am Master besetzt. Eine Übersicht gibt Abbildung 2.7

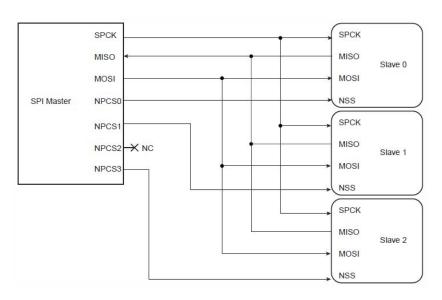


Abbildung 2.7: SPI Verbindung eines Masters mit drei Slave  $\mu$ Cs

## 2.2.6 Interrupts - IRQ

Um die Problematik des starren Programmablaufs im Vergleich zur Echtzeiterfassung eines FPGAs zu umgehen, können in einem  $\mu$ C Interrupts einprogrammiert werden. Wenn ein bestimmtes Ereignis an einem Pin des  $\mu$ Cs auftritt, beispielsweise das Auftreten einer steigenden Spannungsflanke, durch drücken eines am  $\mu$ C angeschlossenen Tasters, wird das laufende Programm unterbrochen und sofort das Teilprogramm des Interrupts ausgeführt. [33]

#### 2.2.7 Puls Weiten Modulation - PWM

Die Pulsweitenmodulation wird oft bei induktiven Lasten wie einem Elektromotor eingesetzt, um variable Spannungen an ihm zu simulieren. Der  $\mu$ C kann eine Spannung bis in den MHz-Bereich ein- und ausschalten. Dadurch entsteht im Mittel eine variable Spannung. Im  $\mu$ C zählt ein *Flip Flop Counter* bis zu einem definierten Wert. Innerhalb dieser Zählung wird der eingestellte PWM Wert mit dem *Flip Flop Zähler* verglichen. Sobald beide Werte übereinstimmen, wird der PWM Ausgang angeschalten, wie der Abbildung 2.8 entnommen werden kann. Nach erreichen des maximalen *Flip Flop Counter* Wertes zählt der Counter zurück und schaltet den PWM Ausgang aus, sobald die Werte wiederholt miteinander korrelieren.

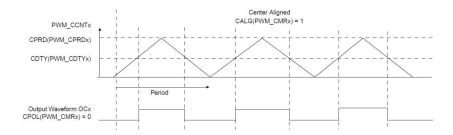


Abbildung 2.8: PWM Erklärung  $\mu$ Cintern [6]

# 2.2.8 Analog to Digital Converter - ADC

Der ADC wandelt ein analoges Signal, das an einem  $\mu$ Cpin anliegt, in ein digitales Signal um. Die Standard AVR Controller von Atmel können ein Signal zwischen 0 bis 5V aufnehmen. Der Converter wandelt das Signal in ein Bitmuster um und stellt es in einem Register zur Abfrage des laufenden Programms ab. Das Bitmuster liegt in binärer Form vor und kann über die Formel

$$V_{IN} = (ADC * V_{REF})/1024 \tag{2.1}$$

softwareseitig in einen dezimalen Wert umgewandelt werden. Der  $\mu$ C benötigt für die Umwandlung eine Referenzspannung  $V_{REF}$ , die er entweder intern oder durch externe Beschaltung mit einer konstanten Spannung abfragt. [4] Aktuelle ADC Wandler der Halbleiterindustrie haben eine Bitbreite von 12-14 Bit. Damit kann eine Auflösung bei einem maximalen Spannungseingang von 5V eine Auflösung von 0.3052mV/Einteilung erzielt werden. Jedes Bit hat zwei Zustände: 1 und 0.14Bit entsprechen  $2^14=16384Einteilungen$ . Schließlich werden 5V durch 16384Einteilungen geteilt und es folgt die Auflösung von 0.3052mV/Einteilung.

# 2.3 Spannungsregler

Das regeln einer konkreten Spannung war in der frühen Elektronik eine aufwendige Verschaltung, da die eingesetzten Widerstände von der Last abhängig sind. Mit aktuellen ICs werden stabile lastunabhängige Spannungen erzeugt. Über einen Spannungsregler kann eine hohe Spannung in eine kleinere Spannung umgewandelt werden. An einem ordinären Spannungsregler IC sind lediglich ein Eingangs-, Ausgangs- und ein Massepin zu verdrahten. Die komplette Regelung der Ausgangsspannung findet im IC statt und kann bei der Entwicklung einer Schaltung als *Black Box* angesehen werden. Dabei sind Wandlungen von hohen Spannungen mit 12-50V in niedrige Spannungen mit 3.3V und weniger möglich. Vorausgesetzt wird eine Gleichspannung am Eingang. Ein typischer Vertreter für Schaltungen ist der LM7505von Toshiba. Weitere Spannungsregler mit zusätzlichen Anschlüssen sind ebenfalls erhältlich. An ihnen kann die Spannung über weiter Anschlüsse eingestellt werden.

## 2.4 Transistoren

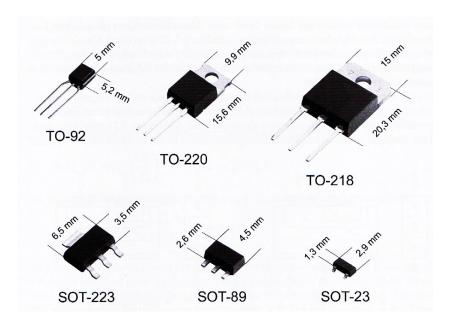


Abbildung 2.9: Diskrete Transistor Standard Gehäuse [45]

Ein Transistor ist ein elektronischer Schalter. Teilweise wird er in der Literatur zur besseren Vorstellung auch als *Ventil* bezeichnet. [38] Ein Transistor besitzt in der Regel drei voneinander abhängige Anschlüsse. Ein Anschluss dient zur Steuerung des *Schalters*. Die anderen Zwei Anschlüsse werden an einen zu steuernden Schaltkreis angeschlossen. Nachfolgende Abbildung stellt diesen Stromkreis mit einem Transistor dar.

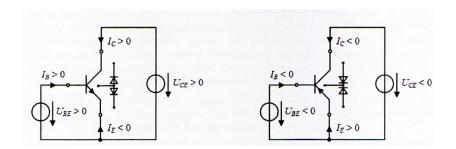


Abbildung 2.10: Einfacher BJT Schaltkreis [44]

Es gibt zwei Transistorarten. Diese sind Bipolare Transistoren (BJT, Bipolar Junction Transistor) und Unipolare Transistoren (FET, Field Effect Transistor). Der BJT wird über einen Strom gesteuert, während ein MOSFET durch Anlegen einer Spannung nahezu leistungslos

angesteuert werden kann. Leistungslos bedeutet, dass kein Strom fließt, denn die Leistung  $P=U\cdot I$ . Wenn der Strom I gegen Null geht, wird die Leistung P auch Null. Allerdings muss zum Anschalten ein Strom fließen um eine Kapazität aufzubauen, danach fließt keiner mehr. Je  $h\ddot{a}rter/schneller$  ein Transistor anschalten soll, desto mehr Ladungsträger Q müssen pro Zeit t an den Steuerzufluss hingeführt werden Q/t=I. D.h. der Strom I wird zum Aufbauen einer Kapazität im Steuerzufluss anfangs sehr hoch. Nachdem die Kapazität aufgebaut ist und dadurch der Transistor leitet wird kein weiterer Strom, somit keine Leistung mehr zur Aufrechterhaltung der Leitung benötigt.

## 2.4.1 Bipolar Transistor - BJT

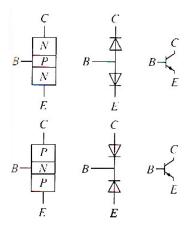


Abbildung 2.11: BJT Schaltsymbole und Ersatzschaltsymbole [38]

Aus der obigen Abbildung wird ersichtlich, dass es verschiedene Schichtfolgen von BJTs gibt. Zum einen die öfters eingesetzte npn- Schichtfolge (oben) und zum anderen die pnp- Schichtfolge (unten). Der Pfeil im Schaltzeichen zeigt in allen Bauteilschaltzeichen von der p- zur n- Schicht. Die Ersatzschaltung (jeweils mittig) zeigt zwei hintereinander entgegengesetzt geschaltete Dioden mit einem zusätzlichen Anschluss zwischen beiden Dioden. In der Realität funktioniert diese Schaltung als Transistor nicht, da die Dotierung in der Mitte zwischen den zwei Dioden aus einer Einheit bestehen muss. Beim npn-BJT wird der Kollektor C an die positive und der Emitter E an die negative Spannung angeschlossen. Der Basisanschluss B zwischen C und E wird mit einer positiven Spannung verbunden. Der pnp-BJT funktioniert wie der npn-BJT, leitet allerdings schlechter, und muss an seinen Anschlüssen umgepolt angeschlossen werden. Alle positiven Zuleitungen werden negativ und alle negativen Zuleitungen werden positiv. Der Theorie zufolge ist die schlechtere Leitfähigkeit dem Löcherfluss

zu zuschreiben. Löcher strömen langsamer durch elektrische Leiter als Elektronen. Während beim npn-BJT Elektronen vom negativen Anschluss zum positiven Anschluss fließen, werden beim pnp-BJT die Löcher vom negativen Pol angezogen. Diese Theorie wird unterbreitet, um den Unterschied zwischen den beiden Schichtfolgen der verschiedenen BJTs bildlich darzustellen. In der Realität gibt es keine Löcher, die fließen können, sondern den indirekten bzw. entgegengesetzten Elektronenfluss.

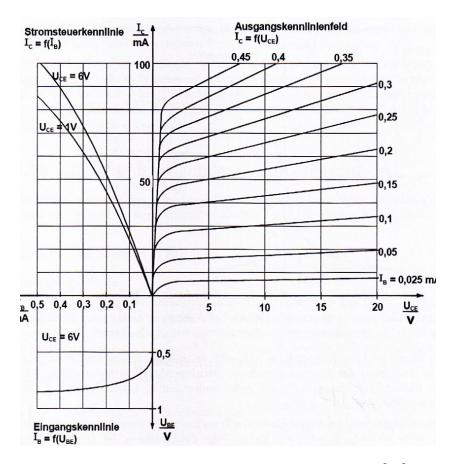


Abbildung 2.12: Vierquadrantenbetrieb eines BJTs [44]

Das Verhalten eines Transistors wird durch das Vier-Quadranten-Kennlinienfeld dargestellt. Der erste Quadrant (Abbildung 2.12) stellt das Ausgangskennlinienfeld eine BJTs dar. Ersichtlich ist die Abhängigkeit des Kollektorstroms vom Anlegen der Kollektor- Emitter- Spannung und des Basisstromes. Es gibt auch ein anderes Ausgangskennlinienfeld, bei dem die Abhängigkeit nicht vom Basisstrom sondern von der Basisspannung gezeigt wird (Abbildung 2.13).

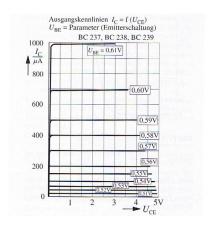


Abbildung 2.13: BJT Eingangsspannung  $U_G$  in Abhängigkeit vom Ausgangsstrom  $I_D$  [38]

Schon bei anlegen von kleinen Spannungen (0,5V) an  $U_{CE}$  steigt der Kollektorstrom stark an, bis er die Sättigungsspannung  $U_{CEsat}$  erreicht. Ab diesem Sättigungswert wächst der Kollektorstrom nicht mehr signifikant an. Wenn der Arbeitspunkt mit  $U_{BE}$  und  $I_{B}$  festgelegt ist wird sich der Kollektorstrom nicht weiter ändern. Das zeigen die fast horizontalen Geraden im ersten Quadranten. Sie werden begrenzt von der maximal zulässigen Leistung, die zudem abhängig von der Kühlung des Transistors ist. Im Datenblatt eines Transistors wird die maximale Leistung ohne und mit Wärmeabfuhr angezeigt. Diese ist ein signifikanter Anhaltspunkt, um einen Transistor vor einer Zerstörung zu bewahren. In Abbildung 2.14 wird die Ausgangskennlinie durch die maximale Leistungsaufnahmelinie begrenzt.

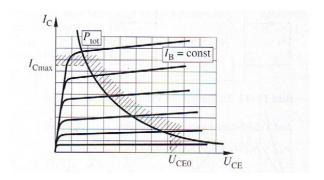


Abbildung 2.14: BJT Kennlinie für maximale Leistungsaufnahme [38]

Der zweite Quadrant mit der Stromsteuerkennlinie stellt den Verstärkungsfaktor zwischen Basisstrom  $I_B$  und Kollektorstrom  $I_C$  dar. Der Gleichstromverstärkungsfaktor B oder auch  $H_{21}$  liegt bei Kleinsignal- BJTs zwischen 100 bis 800 und bei Leistungs- BJTs von 10 bis 100. Der Parameter ist Einheitslos, da er das Verhältnis zweier Ströme darstellt. Die Formel

 $B=I_{C}/I_{B}$  wird aus dem zweiten Quadranten aus Abbildung 2.12 entnommen. [44]

Die Eingangskennlinie im dritten Quadranten zeigt die Abhängigkeit des Eingangsstromes von der Eingangsspannung. Mit steigender Spannung erhöht sich der Strom exponentiell, was bedeutet, dass der BJT sehr spannungsempfindlich ist. Ein leichter Anstieg der Spannung erwirkt einen großen Anstieg des Stromes, der sich wiederum auf den Ausgangsstromkreis auswirkt. Somit ist es besser die Basis mit einem Strom zu regeln und die Eingangsspannung als Variable zu behandeln. Quadrant Vier stellt die Rückwirkungskennlinie dar. Hier wird  $U_{BE}$  in Abhängigkeit von  $U_{CE}$  aufgezeigt und dabei  $I_B$  konstant gehalten. Auffällig sind die horizontal verlaufenden Linien und damit der geringe Einfluss der Rückwirkung auf den Eingangsstromkreis. Die Steigungen der Geraden liegen im  $10^4 - 10^6$  Bereich.

#### 2.4.2 Feldeffekttransistor - FET

Der Feldeffekttransistor hat drei Anschlüsse. Diese sind der Gateanschluss, der für die Steuerung des FETs zuständig ist. Außerdem den Drainanschluss, der an der positiven Seite einer Spannungsquelle angeschlossen wird und einen Sourceanschluss der an die negative Seite der Spannungsquelle bzw. GND angeschlossen wird (vergleichbar mit dem Basis-, dem Kollektorund dem Emitteranschluss am BJT). Wie auch beim BJT gibt es verschiedene Schichtfolgen. Je nach Dotierung (n-Kanal oder p-Kanal MOSFET) muss die Polarität an den Anschlüssen vertauscht werden. Der beschriebene Zustand bezieht sich auf den n-Kanal MOSFET. Die Kontaktanschlüsse werden folgendem Schaltbild entnommen.

$$U_{GS}$$
  $D$   $U_{DS}$  N-Kanal-MOSFET

 $U_{GS}$   $D$   $U_{DS}$  P-Kanal-MOSFET

 $U_{GS}$   $U_{DS}$   $U_{DS}$ 

Abbildung 2.15: N- und P-Kanal MOSFET Schaltzeichen [44]

Das folgende Diagramm und die nachstehende Tabelle zeigen eine Übersicht der verschiedenen Hauptarten der FETs.

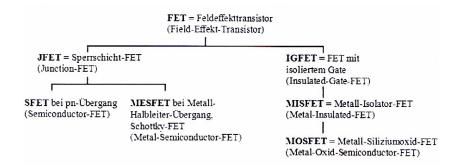


Abbildung 2.16: FET Typen [44]

		Feldeffektt	ransistoren			
	Verannu (depl selbstleitend	Anreicherungstypen (enhancement) selbstsperrend bei $U_{GS} = 0$				
Sperrschicht	-FET (JFET)	MOSFET		MOSFET		
n-Kanal	p-Kanal	n-Kanal	p-Kanal	n-Kanal	p-Kanal	
$G \rightarrow \int_{S}^{D}$	G S	G B	G B	G B S	G B	
Steuerkennlinien						
	In Values	I <sub>D</sub> U <sub>G</sub>	$I_D$ $C_{sk}U_{GS}$	I <sub>D</sub>		
	$I_{\mathcal{D}}$ $I_{\mathcal{D}}$	usgangsk  ID  UD:	$I_{D} \uparrow U_{DS}$	$I_{\mathcal{D}}$ $U_{\mathcal{D}_{\mathcal{S}}}$	$\begin{array}{c c} I_{\mathcal{D}} & \\ \hline & & \\ & \\ & & \\ & & \\ & & \\ & & \\ & & \\ & & \\ & & \\ & & \\ & & \\ & & \\ & & \\ & & \\ & $	
diskrete Verstärker, analoge ICs		diskrete HF-Verstärker. digitale ICs		diskrete Leistungsverstärker. digitale ICs		

Abbildung 2.17: FET Übersicht [44]

Es gibt zwei verschiedene Arten von Feldeffekttransistoren FETs. Zum einen den Junction FET und zum andern den Metall Oxid Semiconductor FET. Der Junction FET ist selbstleitend. D.h., dass bei angelegter Gatespannung kein Sourcestrom fließt. Bei Anlegen einer negativen Spannung  $U_{GS}$  beim n-Kanal JFET (einer positiven Spannung beim p-Kanal JFET) wird der Sourcestrom durch die Raumladungszone RLZ zwischen den Gateanschlüssen, siehe Abbildung 2.18, begrenzt. Mit ansteigender Gatespannung wird aus der RLZ eine Verar-

mungszone, d.h. der Kanal schnürt sich ein und der ohmsche Widerstand größer. Folglich sinkt der durchfließende Strom zwischen Drain und Source bis  $U_{GS}$  einen Wert  $U_{GSP}$  (Gate-Pinch- Off- Spannung, Gate Absschnürrspannung). Voraussetzung für die Funktionalität der vorhergehenden Beschreibung ist eine konstante Drainspannung.

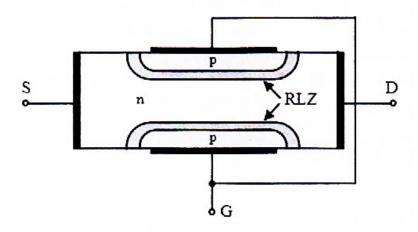


Abbildung 2.18: RLZ bei JFET [44]

Ein JFET kann auch mit einer zusätzlich variierenden Drainspannung betrieben werden. Dadurch verändert sich der Kanal bzw. die RLZ zwischen Drain und Source ungleichmäßig. Siehe Bild 2.19. Für diese Projektarbeit führt die Ausführung dieses Sachverhalts zu weit, da ein Akkumulator eine konstante Spannung erzeugt.

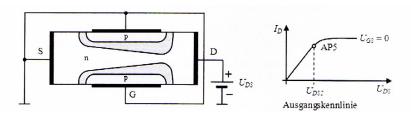


Abbildung 2.19: Änderung der RLZ bei JFET [44]

Eine Weiterentwicklung von FETs ist der MOSFET. Metall- Oxid- Semiconductor bedeutet, dass sich zwischen Metallschicht und Halbleiterschicht (p-dotiertes Silizium Halbleiter Material) eine Oxidschicht befindet. Sie wird mithilfe eines Nassoxidationsverfahrens aufgetragen. Die Oxidschicht besteht aus Siliziumdioxid  $SO_2$  und hat eine Dicke von 4-100nm. Sie hat eine isolierende Wirkung. Die MOS Schichtfolge wird auch als MOS Plattenkondensator bezeich-

net, da durch Anlegen einer Spannung an das Gate aufgrund der relativ hohen Permettivität des Siliziumoxids ein Kondensatoreffekt entsteht. [44]

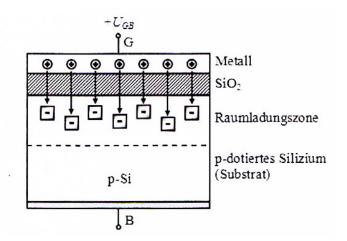


Abbildung 2.20: MOSFET "Kondensator" [44]

Eine Spannung am Gate bewirkt eine Ausrichtung der Elektronen und Löcher am *Platten-kondensator*. An der Metallseite und an der Siliziumseite (auch Bulk genannt) richten sich, je nach Polarität der angelegten Spannung die Elektronen oder die Löcher aus. Das wird in Abbildung 2.20 dargestellt. In Abbildung 2.21 wird ein kompletter MOSFET mit Drain- und Sourceanschluss dargestellt. Der markierte Bereich ist der in 2.20 aufgezeigte Bereich.

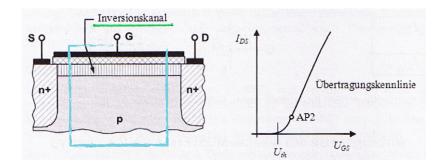


Abbildung 2.21: MOSFET [44]

Den MOSFET gibt es in zwei Ausführungen. Dem Selbstleitenden und dem Selbstsperrenden

Typ. Siehe Übersicht in Abbildung 2.17. Bei einer angelegten Steuerspannung  $U_{GS}=0V$  lässt der Selbstleitdende MOSFET den Strom passieren. Der Selbstsperrende MOSFET schließt bei angelegter Steuerspannung den Durchgang zwischen Drain und Source. Im Folgenden wird ein Selbstsperrender n-Kanal MOSFET beschrieben, da dieser Typ häufiger Anwendung in der Elektronik findet. Beim Selbstsperrende p-Kanal MOSFET müssen lediglich alle Polaritäten invertiert werden, damit die Beschreibung des n-Kanal MOSFET auf den p-Kanal MOSFET zutrifft. Wird eine Spannung an das Gate des MOSFETs aus Abbildung 2.21 angelegt, so entsteht eine Kapazität zwischen der Gateanschlusselektrode, und dem Bulkanschluss, der im n-Kanal MOSFET bauteilintern mit Source verbunden wird (Abb. 2.20). Die negativen Elektronen aus der RLZ werden von dem positiven Potential am Gate angezogen, analog die positiven Löcher zum negativen Potential (Bulk, verbunden mit Source) gedrängt. Dadurch entsteht ein Inversionskanal in der ausgebildeten RLZ indem sich, je nach Höhe der angelegten Gatespannung, die Elektronen anreichern. Deswegen benennt man diesen MOSFET als Anreicherungstyp. Je größer die Gatespannung ist, desto mehr Elektronen werden aus der Elektronen-Loch-Paarbildung des p-Dotierten Siliziumhalbleiter(Bulk) in den Inversionskanal gezogen. Um alle Elektronen der Elektronen-Loch-Paarbildung an das Gate zu ziehen muss eine bestimmte Spannung überschritten werden.  $U_{GS}$  muss großer als  $U_{th}$  sein.  $U_{th}$  wird in den Datenblättern der Hersteller angegeben. Alle weiteren Elektronen die danach in den Inversionskanal hineingezogen werden, dienen als freie Ladungsträger. Ab diesem Zustand können Ladungsträger von Source nach Drain fließen. Der MOSFET leitet. Zum Ausschalten muss die Spannung am Gate Null sein. Zum harten Ausschalten ist es erforderlich das Gate mit einer negative Spannung zu steuern. Dadurch werden die Ladungen aus der Gatekapazität schneller heraus gezogen und der Inversionskanal abgebaut. Danach stehen keine Ladungsträger zwischen Drain und Source mehr zur Verfügung. Der MOSFET sperrt. Auf den Selbstleitenden n-Kanal MOSFET wird nur kurz eingegangen, da die Funktionsweise an der, des Selbstsperrenden n-Kanal MOSFETs anlehnt. Wie Abbildung 2.22 gezeigt, befindet sich zwischen der Drain- und Sourceelektrode ein n-dotiertes Feld. Es fungiert als Leitungsdraht ohne ohmschen Widerstand, sodass der Strom ungehindert hindurchfließen kann. Wird eine negative Spannung an das Gate angelegt, entsteht in der Raumladungszone ein Widerstand, indem die Löcher des p-dotierten Siliziumhalbleiters (Bulk) angezogen und die Elektronen des n-dotierten Leitungsdrahts abgedrängt werden. Der Leitungsdraht existiert nicht, solange die negative Spannung am Gate anliegt.

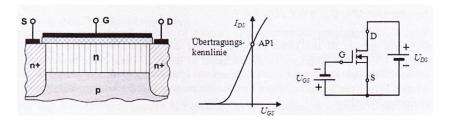


Abbildung 2.22: Selbstleitender MOSFET [44]

Die beschriebenen MOSFET Funktionen gelten bei konstanter Drainspannung. Ist die Drainspannung variabel, ändert sich die RLZ, wie beim JFET, ungleichmäßig.

### 2.4.3 Unterschied zwischen BJT und FET

Wesentliche Unterschiede zwischen BJT und FET liegen in der Ansteuerung und der Verstärkung des Stroms. Der BJT wird durch einem Strom und der FET mit einer anliegenden Spannung und einen kurzzeitigen Strom zum *Aufladen* des Gates (funktioniert annähernd wie ein Plattenkondensator) gesteuert wird. Des Weiteren schaltet ein BJT langsamer als ein FET ein und aus. Beim BJT müssen erst die Ladungsträger aus der Sperrzone heraus geleitet werden. Ein weiterer nennenswerter Vorteil des BJTs ist das annähernd lineare Verhalten der Stromverstärkung. Die Verstärkung kann bis zu einem 500-fachen des Eingangsstromes betragen. Abbildung 2.23 zeigt den Vergleich zwischen BJT und Sperrschicht FET.

	Bipolartransistor	Sperrschicht-FET	
Stromsteuerung	ja (geringe Verzerrung)	nein	
Stromverstärkung	100500	nein	
Spannungssteuerung	möglich, starke Verzerrun- gen wegen exponentieller Spannungs-Steuerkennlinie	ja, geringere Verzerrungen we- gen »nur« quadratischer Span- nungs-Steuerkennlinie	
Spannungsverstärkung	ca. 30	510	
Steilheit	z. B. 50 mA/V	110 mA/V	
Eingangswiderstand	10100 kΩ	>1 GΩ	
diff. Ausgangs- widerstand	110 kΩ	10100 kΩ	
Temperaturabhängigkeit	groß	gering	
Schaltzeiten	groß	gering	
Anwendung	linearer Verstärker	Schalttransistor	

Abbildung 2.23: Tabellarischer Vergleich von BJT (bipolar) und FET (unipolar) [44]

## 2.4.4 Insulated Gate Bipolar Transistor - IGBT

Um die Vorteile von BJTs und MOSFETs zu vereinen, wurde der IGBT (Insulated Gate Bipolar Transistor) entwickelt. Ein Prinzipschaltbild zeigt folgende Abbildung, mittig.

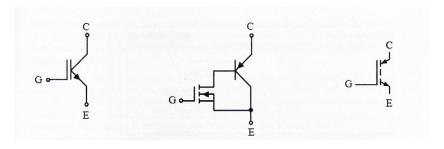


Abbildung 2.24: IGBT Schaltbild und Ersatzschaltbild [44]

Das Ersatzschaltbild, mittig der Abbildung 2.24, zeigt eine Verkettung von einem Bipolar Transistor mit einem Feldeffekttransistor. Hierbei werden hauptsächlich die *leistungslose* Ansteuerung von einem FET und die große Signalverstärkung eines BJTs ausgenutzt.

Wie bereits in Abschnitt 1.2.4 beschrieben wurde, arbeiten IGBTs, respektive MOSFETs am effizientesten, wenn sie komplett eingeschaltet sind. Deshalb muss bei der Auslegung einer Leistungselektronik darauf geachtet werden nicht im linearen Bereich des Diagramms in Abbildung 2.25 zu operieren. Die genannte Abbildung zeigt die Abhängigkeit des Laststroms von der Eingangs- bzw. Steuerspannung.

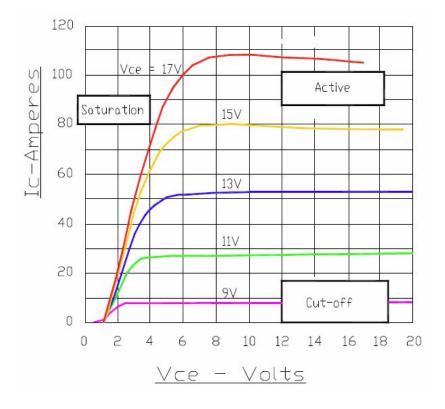


Abbildung 2.25: Laststrom  $I_{CE}$  in Abhängigkeit der Eingangsspannung  $V_{GE}$  an einem IGBT [40]

Der lineare Bereich muss bei jedem Einschalten des IGBTs durchlaufen werden, wie Abbildung 2.26 suggeriert.

Ein IGBT weist eine Verzugszeit, zwischen der Ansteuerung durch das Gate  $V_{GE}$  und dem vollen Ausschlag des Kollectorstromes  $I_C$  auf. In dieser Verzugszeit hält sich der Transistor im linearen Bereich der Abbildung 2.25 auf. Das gleiche Verhalten zeigt sich beim Ausschalten des IGBT. Das Herausräumen der Elektronen aus der Gatekapazität (wie bereits beim MOSFET in Abschnitt 2.4.2 beschrieben) ist beim IGBT sehr träge und wird Tailing Zeit genannt. Weiterhin sind der Ausschlag des Kollectorstromes beim Einschalten, der allerdings durch die Zwischenkreiskondensatoren aufgefangen wird und die rasche Zunahme der Kollektor- Emitter Spannung, für den IGBT charakteristisch. [40] Der effizienteste Arbeitsbereich befindet sich im Active Bereich des Diagramms in Abbildung 2.25. Das Schaltverhalten eines MOSFETs ist sehr ähnlich. Beim Ausschalten eines MOSFETs ist die Tailing Zeit geringer. [44]

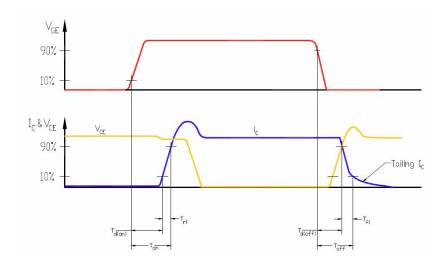


Abbildung 2.26: Laststrom  $I_{CE}$  in Abhängigkeit der Eingangsspannung  $V_{GE}$  an einem IGBT [40]

# 2.5 Diode

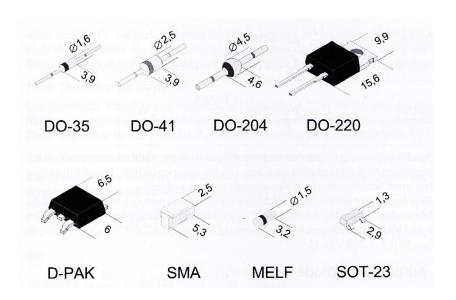


Abbildung 2.27: Standard Gehäuse von Dioden [44, 45]

Abbildung 2.27 zeigt einige Standard Gehäusetypen von Dioden. Dioden haben die Aufgabe, den Strom nur in eine Richtung fließen zu lassen und in der entgegengesetzten Richtung zu sperren. Eine Kennlinie wird in Abbildung 2.28 gezeigt. Diese Kennlinie beschreibt auf der rechten Seite den Durchlassbereich. Erst ab einer spezifischen Schwellspannung wird ei-

ne Diode in Durchlassrichtung leitend. Links der Ordinate sperrt eine Diode im negativen Spannungsbereich bis zu einer charakteristischen Durchbruchsspannung. Sie wird in der Abbildung als  $U_{BR}$  bezeichnet. Wird sie überschritten, so steigt die Spannung und somit der Strom schlagartig an und die Diode verliert ihre Wirkung.

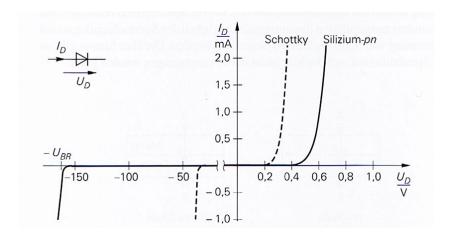


Abbildung 2.28: Strom- Spannungs- Kennlinie von Dioden [45]

### 2.5.1 Schottky Diode

Die Funktion des Durchlassbereichs (Abb. 2.28) wird durch das verwendete Halbleitermatierial bestimmt. Germanium und Schottky Dioden leiten im Durchlassbereich schon bei einer geringeren Spannung als eine Silizium Diode. [45] Während die Silizium Diode erst bei  $U_D=0,4V$  leitet, sind Schottky Dioden bereits bei  $U_D=0,2V$  leitend. Sie werden wegen ihrer idealen Kennlinie häufig in der Elektronik eingesetzt.

## 2.5.2 Leistungsdiode

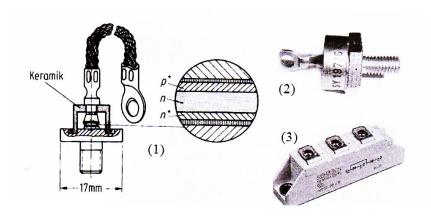


Abbildung 2.29: Leistungsdioden [45]

Leistungsdioden, wie in Abbildung 2.29, können hohe Spannungen im kV Bereich und Ströme zweistelligen Amperebereich blockieren und funktionieren, wie die bereits beschriebenen Dioden. In Durchlassrichtung leiten sie allerdings erst ab einer höheren Schwellspannung als Standarddioden.

## 2.5.3 Gleichrichter

Dioden werden unter anderem zum Gleichrichten von Wechselströmen eingesetzt. Die Funktionsweise wird im folgenden Bild verdeutlicht.

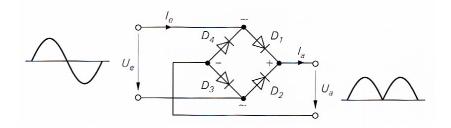


Abbildung 2.30: Brückengleichrichter Schaltplan [45]

Die Schaltsymbole  $D_1$  bis  $D_4$  in Abbildung 2.30 stellen jeweils eine Diode dar. Die typische Verschaltung von Dioden konvertiert eine Wechselspannung in eine Gleichspannung um. Auf der linken Seite der Abbildung wird eine Wechselspannung eingeleitet und auf der rechten

Seite die negative Halbschwingung der Sinusspannung auf die positive Seite umgeklappt. Es entsteht eine pulsierende Gleichspannung. [45]

Um hieraus eine glatte Gleichspannung zu richten werden Kapazitäten in Form von Kondensatoren, die in Abschnitt 2.6 erklärt werden, parallel geschaltet. Die Diodenverschaltung aus Abbildung 2.30 wird als IC angeboten. [25]

#### 2.5.4 Weitere Dioden

Weitere Dioden sind Zener-, Foto- und Light Emitting Dioden. Eine Zener Diode (Z-Diode) wird unter Anderem zum begrenzen von Spannungen eingesetzt. Fotodioden können die Intensität des Lichtes durch das Eindringen von Photonen messen und Light Emitting Dioden (LED) geben ab einer gewissen Schwellspannung Photonen bzw. Licht ab.

# 2.6 Kapazität

Unter Kapazität versteht man nicht nur den *Speicher* von Kondensatoren. Kapazitäten sind in allen Elektronikbauteilen enthalten. Beispielsweise weisen Drähte, Leiterbahnen und Transistoren ebenfalls Kapazitäten auf, die allerdings so gering sind, dass sie bei einfachen Anwendungen vernachlässigt werden können. Bei präzisen Applikationen, wie beispielsweise Messmittel bedarf es einer Berücksichtigung. Die Kapazität hat die Einheit Farad und das Formelzeichen C. Abgekürzt wird Farad mit F. Ein Farad entspricht den Einheiten  $\frac{C(Coulomb)}{V}$ ,  $\frac{A\cdot s}{V}$  oder  $\frac{s}{\Omega}$ . Im Folgenden wird lediglich auf die Kapazität im Kondensator eingegangen.

#### 2.6.1 Kondensator



Abbildung 2.31: Kondensator Schaltsymbole [43]

In Abbildung 2.31 werden verschiedene Schaltsymbole von Kondensatoren dargestellt. Der gepolte Kondensator muss mit dem Anschluss, an dem sich das Plus befindet, an die positive

Seite der Spannungsquelle angeschlossen werden. Ebenso der gepolte Elektrolyt-Kondensator. Das Schaltsymbol stellt bereits metaphorisch das Prinzip des Kondensators dar. An jedem der beiden Anschlüsse befindet sich eine Platte und zwischen diesen ein dielektrisches Material. Dielektrisch bedeutet, dass das Material nicht leitfähig ist, sich allerdings die Dipole in eine Richtung ausrichten können. Sind die Dipole ausgerichtet, so ist der Kondensator *geladen*. Kondensatoren gibt es als normale Plattenkondensatoren, Radialschichtkondensatoren oder Vielschichtkondensatoren. Ebenso werden unterschiedliche Materialkombinationen verwendet um den verschiedenen Anforderungen der Anwendungen gerecht zu werden. Abbildung 2.32 zeigt den Einsatzbereich unterschiedlicher Kondensatoren.

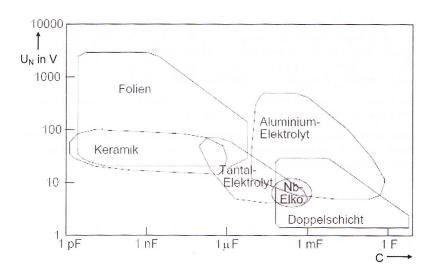


Abbildung 2.32: Kondensatorarten Arbeitsbereich [43]

Elektrolytkondensatoren werden am häufigsten in der Elektronik eingesetzt. Sie zeichnen sich durch eine kompakte Bauweise bei hoher Kapazität aus und erreichen Kapazitäten bis zu einigen 10.000uF. Eingesetzt werden sie in Gleichrichterschaltungen zum ausgleichen von Spannungsschwankungen. Siehe hierzu Abschnitt 2.5.3. Weiterhin erstreckt sich ihr Einsatzgebiet von Entstörung und Filterung hoher Ströme und Frequenzen bis zu Koppelkondensatoren in NF-Verstärkern von Netzteilen. Ein ähnlicher Vertreter ist der Aluminium Elektrolytkondensator, welcher im Bereich von 3V bis 600V arbeitet. Seine Kapazitätswerte erstrecken sich von  $1\mu F$  bis 1F. Sein Anwendungsgebiet ist dem des Elektrolytkondensators ähnlich. Vorteil dieser Kondensatorart ist die sehr hohe Lebenszeit, bei Einhaltung der vorgegebenen Maximalwerte. Ein weiterer Kondensator ist der Tantal-Folien-Elektrolytkondensator. Aufgrund seines kostenintensiven Herstellungsverfahrens und seinen herausragenden Eigenschaften, werden diese zumeist in der Raumfahrttechnik eingesetzt.

Um die Hauptvertreter der Kondensatoren der Elektrotechnik abzudecken wird noch der

Keramikkondensator KERKO beschrieben. Das Dielektrikum besteht aus dünnen Keramikschichten, die durch einen Brennprozess bei hohen Temperaturen entstehen. KERKOs haben sehr gute mechanische Eigenschaften. So sind sie resistent gegen Lösungsmittel und Feuchte. Ein aktuell typischer Vertreter von vielen wird in Abbildung 2.33 gezeigt. Diese sind sehr häufig auf Leiterplatten als Spannungsglätter zu finden. Der Arbeitsbereich aktueller KERKOS überschreitet den Abgebildeten Bereich in Abbildung 2.32 und erstreckt sich über den des Folienkondensators. [43]

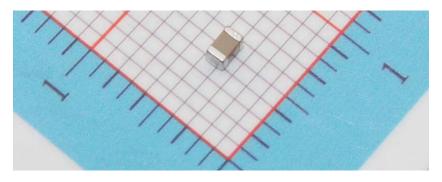


Abbildung 2.33: Keramikkondensator der Baugröße 0805 [44]

Die Kapazität eines Kondensators wird mit der Formel

$$C = \epsilon_0 \cdot \epsilon_r \cdot \frac{A}{d} \tag{2.2}$$

berechnet.

- A: wirksame Kondensatorfläche
- d: Plattenabstand
- $\epsilon_r$ : werkstoffabhängige Permitivitätszahl

Die Ladung einer Kapazität kann nach folgender Formel errechnet werden:

$$Q = C \cdot U \tag{2.3}$$

#### 2.7 Widerstand

#### 2.7.1 00hm Resistor

Zum Einsatz kommen  $0\Omega$  Widerstände an denen die Leiterplatte keinen Platz für weitere Kreuzungen der Leiterbahnen bietet. Weiterhin werden sie bei der Entwicklung einer Leiterplatte als Platzhalter eingesetzt, da in der Entwicklung eventuell ein weiterer Widerstand eingelötet werden muss.

#### 2.7.2 RSense Resistor

Er wird zur Strommessung eingesetzt. Die Spannung wird dabei an beiden Enden des Widerstands gemessen. Durch die Erkenntnis der Spannungsdifferenz und des Widerstandswertes kann mithilfe der Formel I=U/R der fließende Strom berechnet werden. RSense Widerstände haben einen geringen Toleranzbereich von maximal  $1\,\%$ . Dadurch werden Messungen sehr genau. [8]

#### 2.7.3 TC Resistor - Thermistor

Der Negative Temperature Coeffizient Resistor NTC und der Positive Temperature Coeffizient Resistor PTC wird zum erfassen von Temperaturen eingesetzt. Je nach Temperatur ändern sie ihren Widerstand. Über einen ADC wird die Spannung aufgenommen und aus einer Tabelle der Temperaturwert errechnet. Thermistoren haben großteils einen linearen Zusammenhang zwischen Spannung und Temperatur. Während sich der Widerstand eines NTC Resistors mit steigender Temperatur senkt, steigt dieser bei PTC Resistoren. NTC Resistoren finden sehr häufig Einsatz auf Leiterplatten, da sie sehr kostengünstig zu erwerben sind. Ein typischer Anhaltswert bei NTCs ist der Widerstand von  $10k\Omega$  oder  $100k\Omega$  bei einer Temperatur von  $25^{\circ}C$ . Optisch gleichen sie einem üblichen Widerstand aus Abbildung 2.1. Weitere Bauformen, wie beispielsweise verdrahtete NTC/ PTC, um sie außerhalb einer Leiterplatte zu platzieren, sind ebenfalls erhältlich.

## 2.8 Optokoppler

Mit dem Optokoppler wird ein Niedervoltstromkreis und einen Hochvoltstromkreis voneinander getrennt, um Schäden an den empfindlichen Elektronikbauteilen zu vermeiden. Trotzdem

soll der Niedervoltstromkreis den Hochvoltstromkreis steuern. In Abbildung 2.34a wird der prinzipielle Schaltplan eines Optokopplers dargestellt.

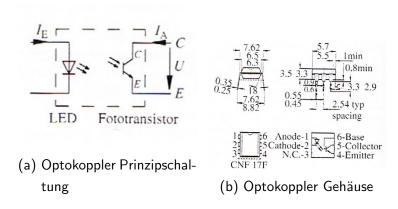


Abbildung 2.34: Rotor einer PSM [21]

Der Optokopler ist grundsätzlich einfach aufgebaut. An zwei Anschlüssen ist eine LED verbaut, an den anderen Zwei ein Fototransistor. Wenn die LED anfängt zu leuchten, reagiert der Fototransistor darauf und schließt seinen Stromkreis. Somit kann im Hochvoltstromkreis ein Strom fließen. Zur galvanischen Trennung zweier Schaltkreise eignet sich der Optokoppler ideal, da er sehr preisgünstig und hochfrequent ist.

# 2.9 Operationsverstärker - OPV

Mit einem Operationsverstärker werden zwei Signaleingänge miteinander verglichen und eine mathematische Verknüfpung beider Signale ausgegeben. Je nach äußerer Beschaltung des OPVs wird das Signal am Eingang addiert, subtrahiert, multipliziert oder dividiert. In den häufigsten Fällen werden die eingehenden Spannungen voneinander abgezogen und die Differenz verstärkt in Form einer Spannung ausgegeben. Weiterhin gibt es OPVs, die mit einem Stromeingang umgehen können und elektrische Ströme, statt einer Spannung, ausgeben. Eine prinzipielle Verschaltung eines OPVs wird in Abbildung 2.35 dargestellt. Das dreieckige Schaltsymbol in der Mitte stellt den OPV dar. Auf der linken Seite mit einem Plus und einem Minus gekennzeichnet, sind die zu vergleichenden Eingänge und dem gegenüber der Ausgang aufgezeichnet. Mittig mit einem Pfeil verbunden und auf GND zugeschaltet ist die Spannungsversorgung illustriert. Der Pfeil symbolisiert die positive Spannungsversorgung. Die dargebotene Beschaltung des OPVs verstärkt lediglich das eingehende Spannungssignal. Durch die Rückkopplung der Ausgangsspannung über den Widerstand R12 wird die Höhe der Verstärkung eingestellt. [38, 45]

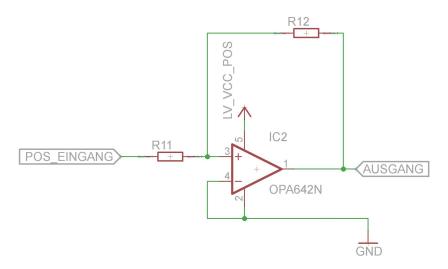


Abbildung 2.35: Beschaltung eines OPVs zur Verstärkung des Eingangssignals

Ein OPV ist innerlich eine Verbindung mehrerer Transistoren und wird als IC angeboten. Als es noch keine  $\mu$ Cs und  $\mu$ Ps gab, wurden OPVs in der Analogtechnik in komplexen Mehrfachverschaltungen zur Signalverarbeitung eingesetzt. Durch ihre vielfältigen Funktionen mithilfe unterschiedlicher Außenbeschaltungen erfreuten sie sich einer großen Beliebtheit. Durch digitale Prozessoren wurde ihre Verwendung weitgehend eingedämmt. Trotzdem findet man diese ICs in einigen Schaltungen wider, um beispielsweise ein Kleinsignal eines Sensors zu verstärken, damit ein ADC Wandler die richtige Spannungsgrößenordnung bereit gestellt bekommt.

# 2.10 Leiterplatte - PCB

PCB bedeutet Printed Circuit Board. Es ist die englische Übersetzung der Leiterplatte oder auch Platine genannt. Ein PCB dient zur kurzen, sauberen *Verdrahtung* von elektronischen Bauelementen auf einer Platte. Zusätzlich dient die Platte zur Fixierung der Bauelemente. Ein Standard PCB hat eine Kupferlage auf der Oberseite und eine weitere auf der Unterseite. Dazwischen liegt das Trägermaterial, das i.d.R. aus dem Material FR-4 besteht. Eine Leiterplatte mit Bauelementen wurde in Abbildung 0.1 gezeigt. Weiterhin werden sog. Multilayer PCBs angeboten. Wie der Name bereits erklärt, sind mehrere Kupferschichten übereinander gestapelt. Das ermöglicht eine höhere Anzahl an Verbindungen in einer Leiterplatte. Zusätzlich verbessert sich durch den Einsatz von mehr Kupfermaterial die Wärmeleitfähigkeit. Bis zu 16 Kupferflächen können übereinander gelegt und gefertigt werden. [20]

#### 2.10.1 Entwicklung

Die Leiterplattenentwicklung wird mithilfe einer Software, wie z.B. EAGLE, TARGET3001! oder Altium realisiert. In dieser Arbeit wird nur oberflächig auf die CAD Software EAGLE von CADSOFT eingegangen, da JEREMY Blum auf seiner Internetseite [11, 12] eine professionelle visuelle Beschreibung bietet und der Prozess der schriftlichen Darstellung zu langwierig werden würde.

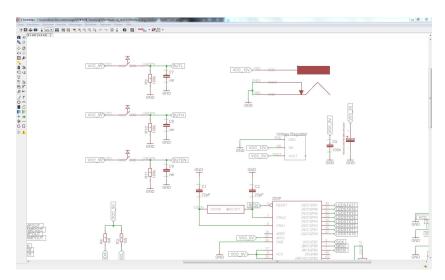


Abbildung 2.36: Programmoberfläche Schematic von Eagle

Es gibt zwei verschiedene Programmoberflächen. Zum einen die Schaltplanoberfläche in Abbildung 2.36, auf der die Bauteile schematisch elektrisch miteinander verbunden werden. Das Bearbeiten geschieht über entsprechende Buttons auf der linken Seite der Programoberfläche. Zum anderen gibt es die Boardoberfläche in Abbildung 2.37, in der die Leiterplatte dargestellt wird. Sie muss über das Icon ICONBoardoberfläche aufgerufen werden. Das macht erst Sinn, wenn der Schaltplan fertig ist.

Die für das Projekt selektierten Bauteile müssen nun in einer neuen Bibliothek als Schaltplansymbol und als Platinenpackage designed werden. Das Package stellt die Anschlüsse des
Bauteils auf der Leiterplatte dar. Sie werden später im Boarddesign mit anderen Bauteilen
durch Leitungen verbunden. Die theoretische Verbindung vom Symbol und vom Package,
wird in einem Device zusammengeführt. Beim Designen von Bauteilen muss auf das Datenblatt zurückgegriffen werden. Dort sind die Dimensionen des Bauteils in einer Zeichnung
abgebildet. Häufig findet man auch die konkreten Abmessungen der Oberflächenpads. Diese
Angaben sind Anhaltswerte und können nach Belieben variiert werden. Dabei muss auf die
Sinnhaftigkeit der Dimensionen geachtet werden. Nachdem die Bauteile für die Bibliothek

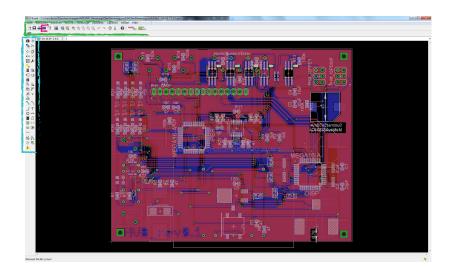


Abbildung 2.37: Programmoberfläche PCB Layout von Eagle

erstellt wurden muss der Schaltplan erzeugt werden. Dazu werden die Bauteilsymbole in die Bibliothek geladen und von dort aus in den Schaltplan hinzugefügt. Netze und Busse verbinden die hinzugefügten Bauteile. Wie oben bereits hingewiesen, wird zuletzt aus dem aktuellen Schaltplan die Oberfläche des PCBs erstellt. Anfänglich werden die Bauteile außerhalb des Boards platziert. Diese können mit entsprechenden Buttons, wie bereits im Schaltplan geschehen, bearbeitet werden. An dieser Stelle sei wiederholt auf das fachgerechte Tutorial von Jeremy Blum verwiesen. [11,12] **Achtung:** Bei der Bearbeitung von Platinen in Eagle muss darauf geachtet werden, dass immer beide Oberflächen (Schaltplan & PCB) geöffnet sind. Ansonsten werden Änderungen im Schaltbild nicht auf das PCB übertragen (Auftretender Fehler: Backward-/ Forwardnotation).

### 2.10.2 Herstellung

Leiterplattenhersteller benötigen in der Regel Gerber Dateien. Diese können mit Eagle erstellt werden. Nachdem die Leiterplatte ihr finales Design erreicht hat, muss das Design exportiert werden. Die verschiedenen Layer der Leiterplatte werden aufgeteilt. Aus jedem Layer wird eine eigene Datei gebildet. Sie haben folgende Dateiendungen:

#### datei.GTL

Gerber Top Layer (Kupfer auf oberer Fläche)

#### datei.GBL

Gerber Bottom Layer (Kupfer auf unterer Fläche)

#### datei.GTO

Gerber Top Silkscreen (Oberer Beschriftungsaufdruck)

#### datei.GBO

Gerber Bottom Silkscreen (Unterer Beschriftungsaufdruck)

#### datei.GTS

Gerber Top Soldermask (Obere Lötstoppmaske)

#### datei.GBS

Gerber Bottom Soldermask (Untere Lötstoppmaske)

#### datei.TXT

Textdatei, die die Position und Größe der Bohrungen enthält

Im Anhang A werden die genannten Gerberfiles in der Abbildung A.5 mithilfe eines Beispielprojekts dargestellt.

Nachfolgend wird die Aufbereitung von Gerber Dateien in Eagle beschrieben: Als erstes muss der CAM-Prozessor in der Boardansicht über den rot umrandeten Button in Abbildung 2.37 geöffnet werden.

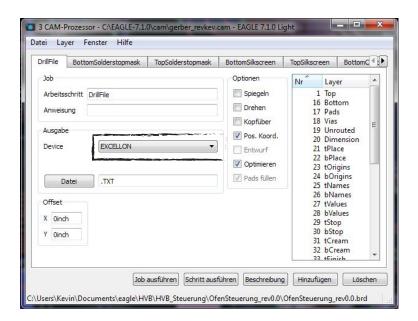


Abbildung 2.38: Programmoberfläche CAM von Eagle

Nun soll, wie im obigen Bild umrahmt, ein Output ausgewählt werden. Er ist eine Art Kompilierer für die EAGLE Datei. Dieser wandelt die EAGLE Datei in die gewünschten GERBER Dateien um. Fast alle Leiterplattenhersteller stellen einen eignen Kompilierer auf ihrer Internetseite zum Download bereit, da jeder Hersteller andere Herstellungsverfahren anwendet. Die Kompilierer können über die Menüleiste unter Datei- Öffnen- Job. . . eingefügt werden. Im EAGLE Ordner gibt es voreingestellte Kompilierer. Als Standard wird die Datei *Gerber\_rs274* und *Exellon* verwendet. Wenn die Datei in dem CAM-Prozessor Fenster geladen ist, erscheinen verschiedene Tabs. Sie sind beispielsweise beschrieben mit *Top Copper, Bottom Copper*, oder *Top Silkscreen* usw . . .

Wenn alle Einstellungen getroffen wurden, muss *Job ausführen* gedrückt werden. Die Dateien stehen nach der Verarbeitung im Projektordner zur Verfügung und können an den Leiterplattenhersteller gesendet werden.

#### Leiterplattenherstellerempfehlung

Die Firma Eurocircuits bietet auf ihrer Internetseite umfangreiche Erklärungen für die Herstellung von Leiterplatten. Die Herstellung von Prototypen ist aus eigener Erfahrung qualitativ sehr gut und die Firma sehr zuverlässig. Vor jeder Bestellung werden die übersendeten Gerberfiles überprüft und bei eventueller Beanstandung eine Mitteilung von Eurocircuits mit Lösungsvorschlägen gesendet. Bevor keine Lösung mithilfe von Eurocircuits gefunden wird, wird die Leiterplatte nicht produziert. Ein weiterer PCB Hersteller ist Leiton aus Berlin. Diese Firma stellt ebenfalls Prototypen PCBs her. Die bisherige Bestellung einer Prototypenleiterplatte war aus eigener Erfahrung ebenfalls mustergültig.

#### Kostendimension für Prototypen

Die Kosten für eine Prototypplatine bewegt sich im Rahmen zwischen 50 und 100 Euro, je nach Variation der Parameter, wie Kupferdicke oder Bohrungsgröße. Eine Serienbestellung kann den Preis einer Leiterplatte bis zu unter Einem Euro pro PCB senken. [20] Eine kostengünstige Alternative wird seit März 2015 von Eurocircuits angeboten. Sie fertigen Prototypen, bei denen keine schützende Oberfläche (Lötstopmaske, meist in der Farbe Grün) verarbeitet wird. Dadurch können Leiterplatten für ca. 30 Euro offeriert werden.

# 2.11 Vorgehensweise bei der Entwicklung elektronischer Systeme

Im Abbildung 2.39 wird strukturiert der mögliche Ablauf einer Elektronikentwicklung in einem Flowchart aufgezeigt.

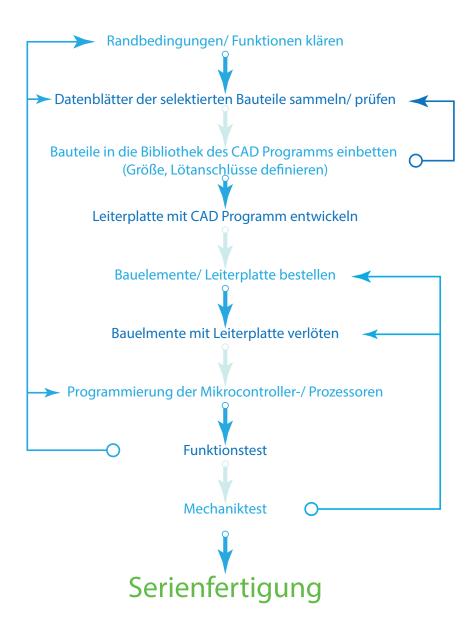


Abbildung 2.39: Vorgehensweise bei der Entwicklung elektronischer Systeme

# 3 Messinstrumente

#### 3.1 Multimeter

Mit dem Multimeter können

- Spannungen abgegriffen,
- Verbindungen auf Kurzschluss überprüft,
- Verbindungen auf Leitfähigkeit überprüft,
- Widerstände gemessen,
- Durchlassrichtung von Dioden detektiert und
- teilweise der Strom gemessen werden.

Für diskrete Strommessungen ist das Amperemeter aus Abschnitt 3.3 zuständig.

# 3.2 Oszilloskop

Das Oszilloskop gibt die Spannung in Abhängigkeit der Zeit auf einem Display wider. Es kann eingestellt werden in welcher Zeitspanne gemessen werden soll und welcher Spannungsbereich anliegt. Zusätzlich gibt es viele andere Funktionen die durch Digitale Speicher Oszilloskope DSO ermöglicht werden. Beispielsweise kann man aufgenommene Spannungsbilder auf einem Speicher (USB Stick, SD Karte) sichern oder auf einem externen Display übergeben. Der Großteil der Oszilloskope mit mehreren Kanälen können Spannungen überlagern und somit eine mathematische Funktion erzeugen. Die Eigenschaft Bandbreite eines DSO gibt an wie oft in der Sekunde ein Wert aufgenommen wird. Durch die Digitalisierung der Oszilloskope wird nur eine bestimmte Anzahl an Spannungen pro Sekunde festgestellt. Die Bandbreite reicht von 30MHz bei günstigen DSO Varianten bis zu 200GHz bei High End Geräten. Ursprünglich gab es diese Eigenschaft nicht, da die Signale am Eingang des Oszilloskops analog gemessen wurden und durch eine Braun'sche Röhre mit einem Elektronenstrahl auf einem Bildschirm

angezeigt wurden.

Aktuelle DSOs verfügen über einen Digital Logic Analyzer. Mit dieser Funktion wird ein Protokoll aus Datenleitungen einer Leiterplatte ausgelesen und analysiert.



Abbildung 3.1: DSO mit Digital Analyzer von LeCroy [32]

Die Abbildung 3.1 zeigt ein DSO mit Logic Analyzer von der Firma LECROY. Die Firma ist bekannt für seine hochpräzisen Messinstrumente. Die besten Oszilloskope haben eine Samplingrate von bis zu 100Ghz. Für einfache Anwendungen ist eine Samplingrate von 1Ghz bereits vollkommen ausreichend. Den Logik Analyzer kann man an einem kleinen rechteckigen Steckplatz erkennen, wie im vorgestellen Bild auf der unteren rechten Seite. In diesen Slot wird eine Karte eingesteckt. An dieser befinden sich meherere Stränge mit jeweils einem Analyzer, der direkt an die Datenleitung eines  $\mu$ Ps oder  $\mu$ Cs geklemmt wird.

# 3.3 Amperemeter

Das Amperemeter dient zum Messen des fließenden Stromes an einer Leitung. Hierfür muss die Zange, die sich am Amperemeter befindet, um den Leiter geklemmt werden (Abbildung

3.2). In der Zange befindet sich eine Spule, die durch das elektrische Feld, um den zu messenden Leiter, beeinflusst wird.



Abbildung 3.2: Amperemeter von Peaktech mit USB Anbindung [37]

Das vorgestellte Amperemeter von PEAKTECH bietet ein USB Interface. Dadurch können die Daten direkt am PC ausgewertet werden. Die Firma PEAKTECH wurde in Deutschland gegründet und stellt im Vergleich zu seinen Mitbewerbern preisgünstige Messinstrumente her. [37]

# 4 Entwicklung eines Batteriemanagementsystems

#### 4.1 Recherche

Es gibt eine Vielfältigkeit an unterschiedlichen Batteriemanagement ICs auf dem Markt. Im Folgenden wird unter der Vielzahl an verschiedenen Versionen und Ausführungen von unterschiedlichen Lieferanten gewählt. Zur Gegenüberstellung der Komponenten wird das Internetportal einer der größten Elektronikdistributoren DIGIKEY herangezogen und signifikante Werte einzelner ICs in einer Tabelle zusammengefasst. Zusätzlich wird eine Tabelle von DAVIDE ANDREA von ELITHION als helfende Unterstützung genutzt (Abbildung A.2 - A.4 im Anhang). [3] Die resultierende Vergleichstabelle ist ebenfalls im Anhang A als Abbildung A.1 zu finden. In der Tabelle sind in oberster Zeile aktuelle BMS ICs aufgelistet. Die Linke Spalte stellt die Spezifikationen der ICs dar. Auswahlkriterien sind eine Gesamtspannung von über 300 Volt und extern anschließbare Transistoren, zur Akkumulatorladung. Des Weiteren soll der BMS IC eine verständliche Beschreibung aufweisen. Eine Orientierung zur Entwicklung einer BMS Platine wird durch ein Evaluationsboard (Beispielplatine), das teilweise von den IC Herstellern angeboten wird, begünstigt. Die Ausbaufähigkeit zu einem aktiven BMS als High-End Lösung ist für nachfolgende Arbeiten erstrebenswert. Zusagende Eigenschaften eines BMS IC aus der Vergleichstabelle werden in grüner Farbe hervorgehoben.

Der ATA6870N enthält alle Voraussetzungen um ein BMS nachhaltig (aktives Balancing) aufzubauen. Zum einen ist das Managementsystem bis zu einer Spannung von über 300Volt ausbaubar, welche für ein Formula Student Auto ausreicht. Des Weiteren kann man zwischen einem passiven und einem aktiven System wählen. Es bringt eine vollständige Beschreibung für die Realisierung der verschiedenen Systeme mit sich. [7,10] Zuletzt ist der IC im Verhältnis zu seinen Konkurrenten um bis zu einem drittel preisgünstiger und bis dato im Handel erhältlich.

#### 4.2 Atmel ATA6870N

Nachdem die Wahl auf den Lithium Ion Battery Monitoring System IC ATA6870N von ATMEL fällt, muss die Peripherie der Integrierten Schaltung und der Datenaustausch im Detail betrachtet werden. Prinzipiell ist ein Evaluationsboard käuflich erwerblich [7], allerdings zieht es diese Projektarbeit vor detailliertes KnowHow durch den Aufbau eines eigenen BMS Evaluierungsboard mithilfe der Datenblätter des ICs [9] selbst zu generieren. Damit kann eine Basis für ein späteres aktives Managementsystem und einer Modulerweiterung für höhere Spannungen *Daisy Chain*, wie es in Abschnitt 1.4.3 bereits beschrieben wurde, geschaffen werden. Die Evaluationsboards der IC Hersteller sind nicht erweiterbar, sodass Spannungen von über 50V erreicht werden können. Weiterhin steht das aktive Managementsystem als Evaluierungsboard von keinem Elektronikdistributor mehr zur Verfügung. [10]

#### 4.2.1 Konnektivität

Die Pinkonfiguration des ATA6870N zeigt folgende Abbildung.

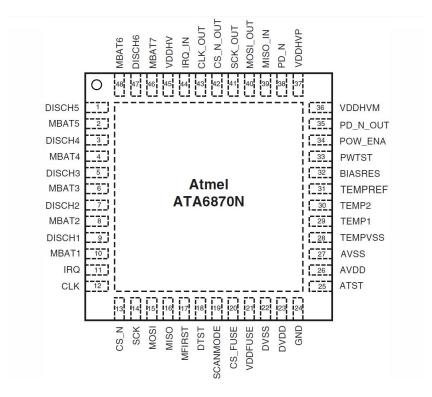


Abbildung 4.1: Pin Aus-/ Eingänge am ATMEL ATA6870N [9]

Die Anschlüsse für 6 Zellen nennen sich MBAT[1...7], wobei das negative Potential der

untersten Zelle mit MBAT1 und das positive Potential der obersten Zelle mit MBAT7 verbunden werden. Dazwischen befinden sich die DISCH1 – DISCH6 Pins. Wie der Name bereits kennzeichnet werden hier die Transistoren für jede Batterie angeschlossen, um eine jeweilige Zelle durch einen oder mehrere Widerstände entladen zu können. (Abb. 4.2)

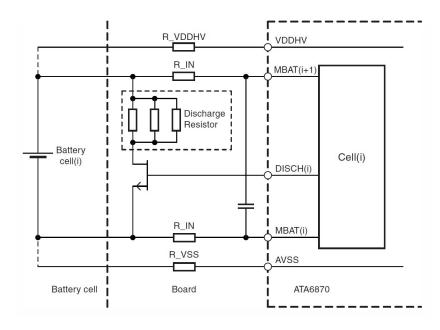


Abbildung 4.2: Anschluss einer Zelle am ATMEL ATA6870N [9]

Nachfolgend wird eine Beispielschaltung aus dem Datenblatt des ATA6870N in Abbildung 4.3 beschrieben. Die Schaltung dient zur Orientierung, wie der BMS IC mit anderen Komponenten verschaltet werden kann.

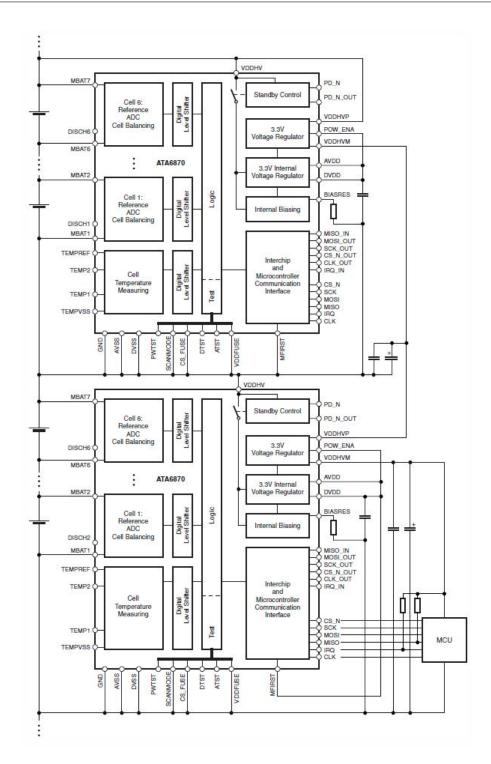


Abbildung 4.3: Daisy Chain mit interner Spannungsquelle am Hostcontroller am  $\operatorname{ATMEL}$  ATA6870N [9]

Bis zu 16 dieser ICs können miteinander verbunden werden (Fachsprachlich: DAISY CHAIN).

D.h. es können 96 Zellen in Serie geschaltet und überwacht werden. Zusätzlich ist eine Parallelschaltung der Stränge möglich. Wird angenommen, dass jede Zelle eine Nominalspannung von 3.6V besitzt, ergibt es eine serielle Gesamtspannung von 345,6V. Für die Versuche werden allerdings maximale Spannungen von 50VDC angewendet. Das bedeutet, dass bei der Erstellung der eignen BMS Schaltung mit maximal zwei BMS ICs hantiert wird. Schließt man hier die höchstmögliche Zellenanzahl von zwölf Akkumulatoren an, ergibt das eine Nominalspannung von 43, 2V. Weiterhin existieren Anschlüsse, wie MISO/ MISO\_IN, MOSI/ MOSI\_OUT, SCK/ SCK\_OUT, CLK/ CLK\_OUT, IRQ/ IRQ\_IN und CS\_N/ CS\_N\_OUT mithilfe derer der ATA6870N mit einem Hostmikrocontroller und anderen ATA6870N kommunizieren kann. Näheres zur Kommunikation wurde in Abschnitt 2.2.5 beschrieben. Über die Schnittstellen TEMPVSS, TEMP1, TEMP2 und TEMPREF werden zwei Spannungen an NTC-Thermistoren abgegriffen, um die Temperaturen der Zellen zu überwachen. Der AT-MEL ATA6870N verfügt über einen internen Spannungsregler, der über AVDD externen Beschaltungszwecken des ATMEL ATA6870N dient. Der Ausgang VDDHVM ist für die Spannungsversorgung des Hostmikrocontrollers zuständig. Der Spannungsregler gibt eine Spannung zwischen 3.1V und 3.5V und einen kurzzeitigen Maximalstrom von 50mA aus. Nominal wird ein Spannungs- und Stromwert von 3.3V und 20mA abgegeben. VDDHVM wird durch den Pin POW\_ENA über AVDD aktiviert und über AVSS deaktiviert. AVDD muss mit DVDD verbunden werden. DVDD wird zur Spannungsversorgung des digitalen Teils des ATMEL ATA6870N verwendet. VDDHVP verbindet den BMS IC mit dem darüber liegenden IC am Pin VDDHVM, um die Spannung für den Hostmikrocontroller an der obersten Zelle eines Stranges abzugreifen. Der ATMEL ATA6870N beinhaltet außerdem eine Standby Control Einheit. Sie wird über Power Down PD\_N eingeschaltet. Hierzu wird die größte Spannung des ICs benötigt. Bei Zusammenschaltung mehrerer ICs wird nur der oberste IC an PD\_N mit VDDHV beschaltet. Die PD\_N Pins niedrigerer ICs müssen mit den jeweils höher liegenden PD\_N\_OUT Pins verbunden werden. Wenn die Standby Control Einheit nicht durch PD\_N eingeschaltet wird, funktionieren die Spannungsregler und der *Internal Biasing* nicht. Die Internal Biasing Einheit versorgt den IC intern mit einer Spannung von 1.2V. Hierfür muss der BIASRES Pin über einen 121k Widerstand, der eine maximale Toleranz von 1% haben darf, mit GND verbunden werden. An diesen Ausgang BIASRES dürfen keinesfalls andere Bauelemente verknüpft werden, sonst funktionieren die internen Verarbeitungselemente des IC nicht korrekt.

#### 4.2.2 Kommunikation

Kommuniziert wird über das SPI Interface mit vier Anschlüssen (MISO, MOSI, SCK, CS\_N). Dabei wird das Most Significant Bit MSB zuerst übertragen. Es ist das Bit mit der höchsten Wertigkeit. Der MasterInSlaveOut MISO Pin wird mit dem gleichnamigen Pin am Host verbunden. Der identische Vorgang geschieht mit MasterOutSlaveIn MOSI und SerialClocK SCK. Der ChipSelect CS\_N Pin kann mit einem beliebigen Pin des Host verbunden werden, da dieser im  $\mu$ C über das Programm zugewiesen wird. Gewöhnlich ist dafür, bei nur einem Kommunikationspartner, der SlaveSelect SS Pin vorgesehen. Hinzu kommen eine Interrupt Leitung IRQ des ATA6870N zu einem externen Interrupt Eingang am Host und ein externer Taktgeber CLKOUT des Host verbunden mit dem Taktempfänger CLK des BMS ICs. Die zwei zuletzt genannten Taktleitungen gehören mittelbar zur SPI Kommunikation. Der Takt CLK des Hostcontrollers gibt dem ATA6870N ein konkretes Zeitsignal vor und die Interrupt Leitung meldet dem Hostcontroller unverzüglich mit einer Signalflanke ein außerplanmäßiges Event. Dies kann beispielsweise das Detektieren einer UV sein und kann im IrqMask Register des ATA6870N abgefragt werden. Um die Kommunikation im Daisy Chain miteinander zu gewährleisten, muss der erste IC mit dem zweiten IC wie folgt verbunden werden:

- MISO höherer IC mit MISO\_OUT unterer IC
- MOSI höherer IC mit MOSI\_IN unterer IC
- SCK höherer IC mit SCK\_OUT unterer IC
- CS\_N höherer IC mit CS\_N\_OUT unterer IC
- SCK höherer IC mit SCK\_OUT unterer IC
- IRQ höherer IC mit IRQ\_IN unterer IC

Diese Verbindung kann bei Bedarf bis zum 16. IC ausgeführt werden. Am letzten ATA6870N werden die Ausgänge mit VDDHV und VDDHVP verbunden. **Info:** Das Taktsignal SCK wird zur Protokolltransferierung und das Taktsignal CLK zur internen digitalen Signalverarbeitung des ATA6870N genutzt. Beide Signale werden vom Host eingestellt und von BMS IC zu BMS IC synchron weitergegeben.

## 4.2.3 Zugriff auf Register

Der Zugriff auf Register wird über die SPI Schnittstelle realisiert. Das SPI Protokoll wurde in Abschnitt 2.2.5 beschreiben. Bei der Übertragung der Bytes an und von den Registern muss die Reihenfolge beachtet werden. Die Sequenz der SPI Befehle läuft wie folgt ab und wird

zusätzlich in Abbildung 4.4 schematisch dargestellt:

- Identifikation eines BMS ICs: 16bit/ 2byte werden vom Hostcontroller an das BMS übertragen (MOSI). Gleichzeitig überträgt das BMS den aktuellen Status des IRQMask Registers: 2x8bit (MISO).
- 2. Kontrollbefehl des Host: Eine Sieben Bit Register Adresse, das gelesen oder beschrieben werden soll wird an die BMS ICs gesendet. Hinzugefügt wird ein Bit bezüglich der Leseoder Schreibinformation (MOSI). Währenddessen überträgt der Slave (BMS ICs) keine Daten. Lesebefehl= 0 und Schreibbefehl= 1.
- 3. Datenaustausch: Je nach Lese- oder Schreibzugriff aus Zweitens, werden k x 8bit gelesen (MISO) bzw. geschrieben (MOSI).
- 4. Checksumme: Sie kann über das Control Register ein oder ausgestellt werden. Sie ist nützlich, um die Datenübertragung auf Korrektheit zu überprüfen. Wenn die Checksumme erlaubt wird, enthält das Protokoll ein zusätzliches Byte, wie in Abbildung 4.4 rechts gestrichelt dargestellt.

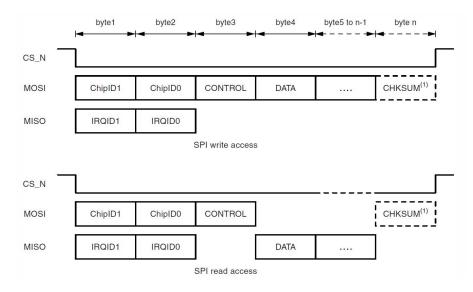


Abbildung 4.4: Transaktionsreihenfolge des SPI Protokolls am ATMEL ATA6870N [9]

Im Daisy Chain kann ein bestimmter ATA6870N folgendermaßen angesprochen werden:

Jeder  $ATMEL\ ATA6870N$  leitet die ersten zwei empfangenen Bytes um ein Bit nach rechts verschoben an den nächsten IC weiter. Sobald ein  $ATMEL\ ATA6870N$  an der LSB Stelle eine Eins detektiert, fühlt er sich angesprochen und nimmt die darauf folgenden Datenbytes des Protokolls auf. Die anderen  $ATMEL\ ATA6870N$  reagieren nicht darauf.

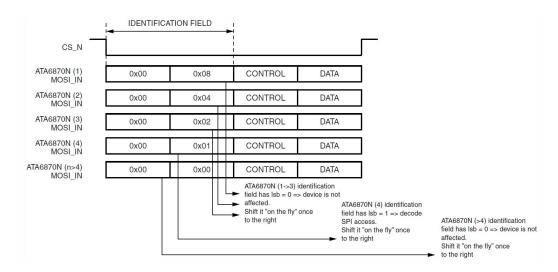


Abbildung 4.5: Transaktionsreihenfolge des SPI Protokolls über Daisy Chain am Atmel AtmATA6870N [9]

#### 4.2.4 Register

Der ATA6870N verfügt über verschiedene Register, die durch den Hostcontroller gelesen oder beschrieben werden können. Es sind insgesamt 17 Register mit verschiedenen Bitlängen (acht, 16 und 112Bit). Drei dieser Register dürfen nicht benutzt werden (CalibStatus, FuseCtrl, ATA6870NTest). Sie sind zu Testzwecken für die IC Fertigung eingebaut worden. Durch Überschreiben des *Operation Request* Register durch den Host über das SPI Interface wird der Befehl zu einer Analog Digital Wandlung gegeben. Nachdem die Wandlung fertig ist, wird ein Interrupt an den Host zurückgegeben. Der Host kann im *IrqMask* Register nachprüfen, um welchen Interrupt Status es sich handelt. Bei der Entwicklung der Firmware für den Host werden die Register dem Datenblatt ab Kapitel 7.8 *Registers* entnommen.

#### 4.3 Hostmikrocontroller

Zur Überwachung und Protokolltransferierung für die BMS ICs steht ein ATMEGA16HVB oder ATMEGA32HVB von ATMEL zur Verfügung. An diesen  $\mu$ Cn ist ein spezieller CC-ADC verbaut. Er kann Potenziale vor und nach einem RSense Widerstand mit einer Genauigkeit von 18bit abgreifen. Die Potenzialdifferenz wird zum Coulomb Counting CC benutzt. Wie bereits genauer beschrieben (Abschn. 1.4.4), kann dadurch der Strom errechnet werden. Die Anschlüsse zum CC sind in Abbildung 4.7 hervorgehoben.

Der Host besitzt einen OC und einen DC Pin. Mit ihnen werden die Transistoren angesteuert, die für die Ladung und Entladung des Zellstrangs zuständig sind. In der Abbildung 4.6 wird die Lade- und Entladeschaltung dargestellt.

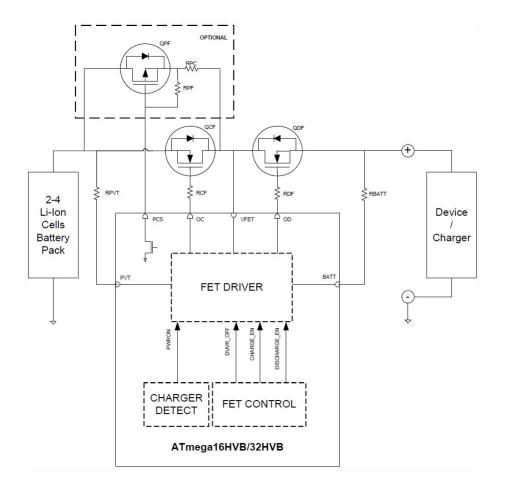


Abbildung 4.6: Schematische Darstellung der Lade- und Entladetransistoren am  $\operatorname{ATMEL}$  ATMEGAHVB [8]

# 4.4 Kommunikation am ATmega16/32HVB

Der  $ATMEGA16/32HVB~\mu C$  beinhaltet einen SPI Kommunikationsbus.

Die Pins müssen, wie in Abschnitt 4.2.2 beschrieben, mit den gleichnamigen Pins des ersten/untersten ATA6870N verbunden werden.

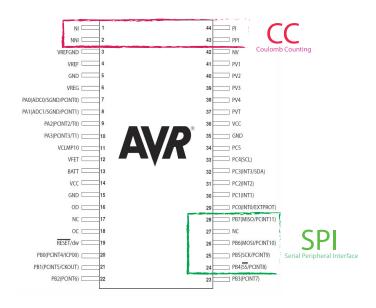


Abbildung 4.7: Pin Konfiguration am ATMEL ATMEGAHVB [8]

#### 4.4.1 Praktische Ausführung des SPI

Im folgenden wird die Kommunikation zwischen einem ATMEGA16 und einem ATMEGA32 über ein SPI Protokoll praxisbezogen ausgeführt. Die genannten Testmikrocontroller haben die gleiche Prozessorarchitektur wie die ATMEGA16/32HVB  $\mu$ C. Somit kann das Programm problemlos auf den ATMEGA16/32HVB übertragen werden. Die Programmierung erfolgt mithilfe des ATMEL STUDIO 6. Der Programmiercode wird im Anhang B aufgezeigt. Er ist zum besseren Verständnis kommentiert.

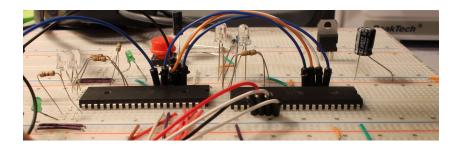


Abbildung 4.8: SPI Konnektivität zwischen zwei Atmed Atmed

Der Host $\mu$ C, in Abbildung 4.8 links, steuert die LEDs des Slavemikrocontollers (rechts). Zur Überprüfung sind am Hostmikrocontroller ebenfalls LEDs angeschlossen, die zeigen sollen, welcher Befehl gesendet wurde. Sind die LEDs des Hostmikrocontrollers an, so schalten sich

die LEDs am Slave $\mu$ C nach einer kurzen Übertragungszeit ebenso an. Die Übertragung ist allerdings so rapide, dass visuell kein Verzug feststellbar ist. In Abbildung 4.9 ist der Schaltplan schematisch dargestellt. Dieser stellt eine Minimalbeschaltung dar, allerdings so, dass die  $\mu$ C betrieben werden können.

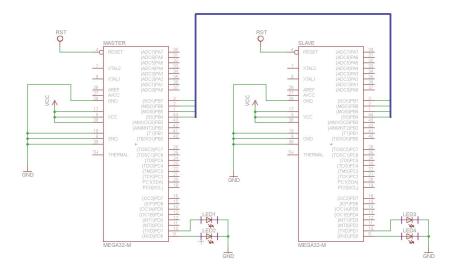


Abbildung 4.9: Reduzierter SPI Schaltplan zwischen zwei Atmel Atmega  $\mu$ Cn

# 4.5 Entwicklung einer Leiterplatte für das BMS

Mithilfe der Datenblätter von Atmel wird eine Leiterplatte entwickelt, die einen BMS IC und seine Peripherie enthält. Zusätzlich beinhaltet die Leiterplatte eine Stackfunktion für die modulare Erweiterung zu einem Hochvolt Akkupack. Für den Host $\mu$ C wird eine eigene Platine entwickelt. Weiterhin wird bei der Entwicklung darauf geachtet, dass der Anschluss, der für weitere BMS Leiterplatten erweiterbar ist, auch für die Host $\mu$ C Platine schließbar ist, damit kein weiterer Stecker auf der Leiterplatte für den Host aufgebaut werden muss. Für das PCB steht eine Bauelementeliste im Anhang B zur Verfügung. Das PCB ist im Anhang A in Abbildung A.10 zu finden. Das Prinzip der Stackfunktion ist in Abbildung 4.10 schematisch dargestellt. Die direkten Verbindungen werden in Abbildung 4.11 in einer Tabelle detailliert.

Da das steckbare System mindestens zwei PCBs zum Evaluieren benötigt, wird ein weiteres Board entwickelt. Auf diesem befindet sich nun der Hostcontroller verbunden mit einem BMSIC. Für eine erste Entwicklung ist dieses PCB ausreichend und spart Kosten, da nur eine Platine benötigt wird und die Verbindungskabel zwischen den gestackten Platinen entfallen. Im Anhang A sind ebenfalls das PCB in Abbildung A.14 und die zugehörige Bauteilliste im

Anhang B in Abbildung B.2 und B.3 aufgezeigt.

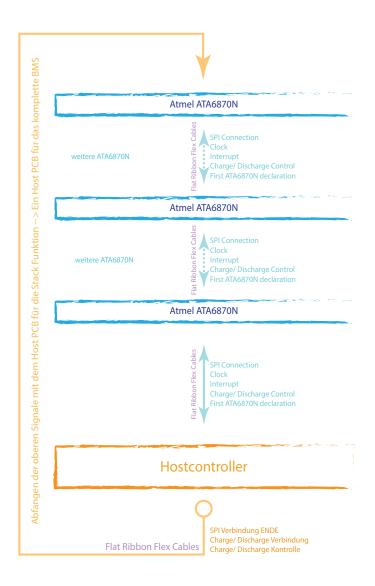


Abbildung 4.10: Prinzip der Stackfunktion des BMSs

			Connection	<->	Connection		Connection	<->	Connection		
in Con.	Host Con.	Host	to BMS IC	<->	to Host	BMS IC	to BMS IC	<->	to BMS IC	End	End Con.
				<->				<->			
	MISO		MISO	<->	MISO		MISO_IN	<->	MISO_IN		VDDHV
	MOSI		MOSI	<->	MOSI		MOSI_OUT	<->	MOSI_OUT		VDDHV
	SCK		SCK	<->	SCK		SCK_OUT		SCK_OUT		VDDHV
	SS		CS_N	<->	CS_N		CS_N_OUT		CS_N_OUT		VDDHV
5	CLKOUT		CLK	<->	CLK		CLK_OUT	<->	CLK_OUT		VDDHV
6	EXTINT		IRQ	<->	IRQ		IRQ_IN	<->	IRQ_IN		VDDHV
7	GND		PD_N_OUT	<->	PD_N_OUT		PD_N	<->	PD_N		1k5 + VDDH\
8	VDD3v3		VDDHVM	<->	VDDHVM		VDDHVP	<->	VDDHVP		VDDHV
9	FreePin		GND_NXT	<->	GND_NXT		VDDHV	<->	VDDHV		VDDHV
10	VDD3v3		VDD	<->	VDD		FreePin	<->	FreePin		
11	VDD3v3		MFIRST	<->	MFIRST		GND_NXT	<->	MFIRST		
12	VFET		VFETx	<->	VFET		VFETx	<->	VFET		CH/DISCH
13	ОС		ОС	<->	ос		ОС	<->	ОС		ОС
14	OD		OD	<->	OD		OD	<->	OD		OD
15	PB2		PD_N_END	<->	PD_N_END		PD_N_END	<->	PD_N_END		
16	CELL-		CELL+	<->	CELL-		CELL+	<->	CELL-		VDDHVP+R
	Leiterplatte Host			Leiterplatte BMS IC		MS IC		Leiterplatte Host End (1)		ost End (1)	

Abbildung 4.11: Diskrete Verbindungen zwischen den gestackten ATA6870Ns und dem Host

# 5 Entwicklung eines Drivecontrollers

Das DriveControl wird durch einen Atmega1264P gesteuert. Die Wahl trifft auf diesen  $\mu$ C da er sechs PWM Ausgänge besitzt, die unabhängig voneinander gesteuert werden können. Diese geben mithilfe einer Firmware auf dem  $\mu C$  das Schaltverhalten der Leistungselektronik (Dreiphasenvollbrücke aus Abbildung 1.8) vor. Die Firmware wird im Anhang B aufgezeigt. Die Programmierung erfolgt durch das ATMEL STUDIO 6 aus Abschnitt 2.2.3. Eine Sinustabelle gibt die errechneten Werte einer Sinuskurve mit der maximalen Amplitude von 255 vor. Die maximale Amplitude ist der maximalen Bitzahl des PWM Ausgangs angepasst und muss dadurch nicht mehr umgerechnet werden. Die Sinustabelle wird im Speicher des  $\mu$ Cs abgelegt. Die Speicherung ist in der Firmware implementiert. Die Werte sind Anhaltspunkte zu einer Sinuskurve. Die Punkte müssen je nach aktuell gewünschter Frequenz und Amplitude (Spannung) durch Berechnung im  $\mu$ C angepasst werden. Die Berechnungen sind abhängig von einem ADC Eingang am  $\mu$ C, der durch ein Potentiometer belegt ist. Am Potenziometer liegt eine Spannung von 5V an. Je nach Stand des Drehknopfs des Potenziometers ändert sich der Widerstand und damit die Spannung die am ADC des  $\mu$ Cs gemessen wird. Die Firmware ändert die Frequenz und Werte der PWM Ausgänge in Abhängigkeit der ADC Spannung.

Ein reduzierter Schaltplan, mithilfe eines ähnlichen  $\mu$ Cs wird in Abbildung 5.2 angezeigt. Der zugehörige praxisbezogene Aufbau wird in Abbildung 5.1 dargestellt. Zur Programmierung der Firmware für den  $\mu$ C ist dieser Aufbau bereits ausreichend. Die PWM Ausgänge des  $\mu$ Cs sind über jeweils einen Widerstand mit der LED eines Optokopplers verbunden. Der Widerstand begrenzt den Strom der durch die LED fließt. Dadurch wird vermieden dass sie wegen einer zu hohen Spannung des  $\mu$ Cs zerstört wird. An den Optokoppler wird der Treiber für die IGBTs angeschlossen.

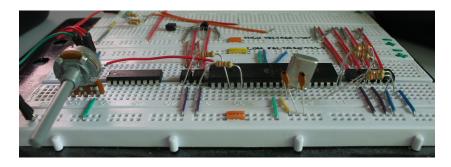


Abbildung 5.1: DriveControl mit einem Atmega1284p auf einem Breadboard

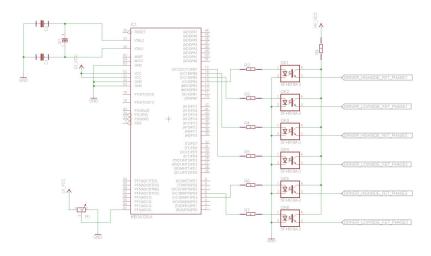


Abbildung 5.2: DriveControl Schaltplan mit einem Atmega1284p

Am Oszilloskop wird eine Vollbrücke einer Phase überprüft. Die Abbildung 5.3 zeigt das ausgewertete Bild des Oszilloskop. In diesem wird die PWM erkennbar. Die roten PWM Werte gehören zur positiven Seite der Halbbrücke und die Gelben dagegen zur negativen Seite der Halbbrücke.

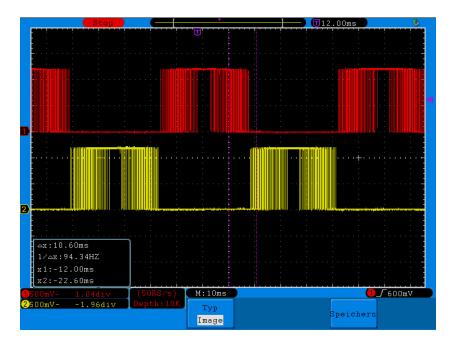


Abbildung 5.3: PWM einer Vollbrücke des ATMEGA1284P am Oszilloskop

In Abbildung 5.4 wird das Bild 5.3 entzerrt. Hier werden die schmalen Spannungsausschläge am Anfang deutlich. Sie werden zur Mitte der Halbschwingung breiter. Dadurch erhöht sich die mittlere Spannung am Ausgang des PWM Pins und immitiert durch die Puls Pausen Funktion im Mittel eine analoge Sinusspannung.

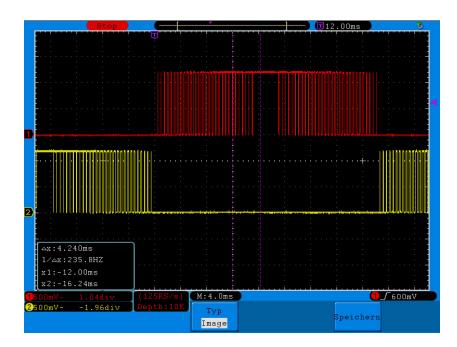


Abbildung 5.4: PWM einer Vollbrücke des ATMEGA1284P am Oszilloskop (entzerrt)

Die zugehörige Sinustabelle ist im Anhang B unter der Abbildung B.4 hinzugefügt.

# 6 Zusammenfassung und Ausblick

Das Ziel dieser Projektarbeit ist es, einen detaillierten Überblick der elektrischen Antriebskomponenten zu geben und bereits erste Prototypen zu entwickeln. Die Arbeit wird in drei Hauptbereiche unterteilt. Zum ersten, der theoretische Bereich mit der Beschreibung der essentiellen Komponenten der Antriebstechnik. Weiterhin wird ein Einblick in die notwendigen elektronischen Bauelemente gegeben und letztlich werden erste praktische Versuche vorgestellt, die die theoretischen Erkenntnisse aus den ersten beiden Teilen bestätigen. Der Fokus dieser Arbeit liegt bei der Beschreibung des Battery Management Systems und zugleich dem Aufbau dessen elektronischer Bauteile auf einer Leiterplatte. Darüber hinaus spielt die Beschreibung des Frequenzumrichters und dessen Aufbau eine zentrale Rolle, für das Verständnis zur Errichtung eines Battery Management Systems. In einem ersten Versuch wird einem  $\mu$ C eine Firmware implementiert in der die PWM Ausgänge des  $\mu$ Cs eine dreiphasige Sinusspannung simulieren.

Mit dieser Basis an Informationen können die beschriebenen Antriebskomponenten erweitert und entwickelt werden. Für die Zukunft ist denkbar, dass Folgearbeiten auf dieser Aufbauen und sich in der fassettenreichen Thematik spezialisieren können.

# Literaturverzeichnis

- [1] A123Systems. A123 Battery Pack Design Guide Rev 07 Datasheet. http://www.a123systems.com/, 2013. [Online; aufgerufen am 18.12.2014].
- [2] Davide Andrea. Battery Management System for Large Lithium-Ion Battery Packs. Artech House, 2010.
- [3] Davide Andrea. Battery Management Systems for Large Lithium-Ion Battery Packs . http://book.liionbms.com/, 2010. [Online; aufgerufen am 26.10.2014].
- [4] Atmel. ATmega16. http://www.atmel.com/Images/doc2466.pdf, 2002. [Online; aufgerufen am 05.11.2014].
- [5] Atmel. Active Cell Balancing Methods for Li-lon Battery Management ICs using the ATA6870. http://www.atmel.com/Images/doc9184.pdf, 2010. [Online; aufgerufen am 17.11.2014].
- [6] Atmel. SAM4S Series. http://www.atmel.com/Images/Atmel-11100-32-bit% 20Cortex-M4-Microcontroller-SAM4S\_Datasheet.pdf, 2011. [Online; aufgerufen am 16.12.2014].
- [7] Atmel. User Guide for Atmel ATA6 870 and Atmel ATmega32HVB Evaluation Kit Hardware. http://www.atmel.com/images/atmel-9228-ata6870-dk10\_application-note.pdf, 2012. [Online; aufgerufen am 01.11.2014].
- [8] Atmel. ATmega16HVB ATmega32HVB. http://www.atmel.com/Images/ Atmel-8042-AVR-Battery-Management-HVB-series\_Datasheet.pdf, 2013. [Online; aufgerufen am 20.11.2014].
- [9] Atmel. Li-lon, NiMH Battery Measur ing, Charge Balancing and Power-supply Circuit. http://www.atmel.com/images/atmel-9317-li-ion-battery-management-ata6870n\_datasheet.pdf, 2014. [Online; aufgerufen am 01.11.2014].
- [10] Atmel. User Guide for Atmel ATA6 870 and Atmel ATmega32HVB Evaluation Kit Hardware DK11. http://www.atmel.com/Images/

- Atmel-9302-User-Guide-for-Atmel-ATA6870-and-Atmel-ATmega32HVB\_Application-Note.pdf, 2014. [Online; aufgerufen am 01.11.2014].
- [11] Jeremy Blum. Tutorial 1 for CadSoft Eagle: Schematic Design. http://www.jeremyblum.com/2012/06/09/tutorial-1-for-cadsoft-eagle-schematic-design/, 2012. [Online; aufgerufen am 24.10.2014].
- [12] Jeremy Blum. Tutorial for CadSoft Eagle: Printed Cir-2 Board cuit Layout. http://www.jeremyblum.com/2012/07/06/ tutorial-2-for-cadsoft-eagle-printed-circuit-board-layout/, 2012. [Online; aufgerufen am 24.10.2014].
- [13] Peter F. Brosch. *Moderne Stromrichterantriebe*. Vogel Fachbuch Kamprath Reihe, 2008.
- [14] Brusa. Brusa PSM. http://www.brusa.eu/produkte/antrieb/motoren-400-v/hsm1-101804.html, 2015. [Online; aufgerufen am 11.11.2014].
- [15] Kevin Bullis. Electric Vehicles Out in the Cold. http://www.technologyreview.com/ news/522496/electric-vehicles-out-in-the-cold/, 2013. [Online; aufgerufen am 13.10.2014].
- [16] Analog Devices. Lithium Ion Battery Monitoring System AD7280. http://www.analog.com/media/en/technical-documentation/data-sheets/AD7280A.pdf, 2011. [Online; aufgerufen am 19.10.2014].
- [17] W Dr. Ing. Sichert. Arbeits- und gesundheitsschutz. Vorlesungsskript, Hochschule Coburg.
- [18] Helmut Erlenkoetter. *C++ Objektorientiertes Programmieren von Anfang an*. Rororo Computer Verlag, 2012.
- [19] Helmut Erlenkoetter. C Programmieren von Anfang an. Rororo Computer Verlag, 2013.
- [20] Eurocircuits. Eurocircuits. http://www.eurocircuits.de, 1995. [Online; aufgerufen am 20.10.2014].
- [21] Rolf Fischer. *Elektrische Maschinen*. Hanser Verlag, 2013.
- [22] Manfred W. Gekeler. Einfacher IGBT Treiber. http://www.leistungselektronik-konstanz.de/Veroffentlichungen/fhk\_forum\_2001\_komplett.pdf, 2001. [Online; aufgerufen am 10.09.2014].
- [23] Lee H. Goldberg. Battery Cell Balancing for Improved Performance in EVs Part

- I: Passive Balancing Technologies. http://www.digikey.com/uk/en/techzone/energy-harvesting/resources/articles/battery-cell-balancing.html, 2011. [Online; aufgerufen am 13.11.2014].
- [24] Lee Н. Goldberg. Cell Per-Battery Balancing for Improved formance in EVs Part II: Active Technologies. Balancing http://www.digikey.com/en/articles/techzone/2011/dec/ battery-cell-balancing-for-improved-performance-in-evs---part-ii-active-balancing 2011. [Online; aufgerufen am 13.11.2014].
- [25] Diodes Incorporated. 0.8A SURFACE MOUNT GLASS PA SSIVATED BRIDGE RECTIFIER. http://www.diodes.com/datasheets/ds17003.pdf, 2010. [Online; aufgerufen am 24.10.2014].
- [26] Infineon. Infineon Power IGBT 3AC Module. http://www.infineon.com/dgdl/DS\_FS400R07A1E3\_3\_0.PDF?folderId=db3a304412b407950112b4095af601e2&fileId=db3a304325afd6e001261d0930996007, 2013. [Online; aufgerufen am 10.02.2015].
- [27] IRF. Einfacher IGBT Treiber. http://www.irf.com/technical-info/refdesigns/irsolwib.pdf, 2008. [Online; aufgerufen am 10.09.2014].
- [28] Benno Jäckli. Energiesparen mit Frequenzumrichter. http://energie.ch/themen/industrie/fr/, 1996. [Online; aufgerufen am 23.12.2014].
- [29] Kia. Kia Soul EV Spezifikationen. http://www.kia.ca/soulev#tech, 2015. [Online; aufgerufen am 10.04.2015].
- [30] Matthew Klippenstein. Nissan Leaf, Chevy Volt Range Loss In Winter: New Data From Canada. http://www.greencarreports.com/news/1089160\_nissan-leaf-chevy-volt-range-loss-in-winter-new-data-from-canada, 2013. [Online; aufgerufen am 12.10.2014].
- [31] Ramu Krishnan. *Permanent Magnet Synchronous and Brushless DC Motor Drives*. CRC Press, Taylor and Francis Group, 2010.
- [32] LeCroy. LeCroy DSO. http://www.lecroy.com, 2015. [Online; aufgerufen am 15.05.2015].
- [33] Lukas Meister, Irmtraut/ Salzburger. AVR- Mikrocontroller-Kochbuch. Franzis Verlag, 2013.
- [34] Nissan. Nissan Leaf Spezifikationen. http://www.nissanusa.com/electric-cars/leaf/versions-specs/, 2015. [Online; aufgerufen am 10.04.2015].

- [35] NXP. NXP I2C PWM Expander. http://www.nxp.com/documents/data\_sheet/PCA9532.pdf, 2009. [Online; aufgerufen am 22.02.2015].
- [36] Abhijit D. Pathak. MOSFET/IGBT DRIVERS THEORY AND APPLICATIONS. http://www.ixys.com/Documents/AppNotes/IXAN0010.pdf, 2001. [Online; aufgerufen am 06.05.2015].
- [37] PeakTech. PeakTech Messtechnik. http://www.peaktech.de, 2015. [Online; aufgerufen am 15.05.2015].
- [38] Detlef (Hrsg.) Plaßmann, Wilfried/ Schulz. *Handbuch Elektrotechnik*. Springer Verlag, 2009.
- [39] Paul Sankey. The End of the Oil Age 2011 and beyond: a reality check . http://bioage.typepad.com/files/1223fm-05.pdf, 2010. [Online; aufgerufen am 12.01.2015].
- [40] Abdus Sattar. Insulated Gate Bipolar Transistor (IGBT) Basics. http://www.ixys.com/Documents/AppNotes/IXYS\_IGBT\_Basic\_I.pdf, 2004. [Online; aufgerufen am 06.05.2015].
- [41] Robert Schoblik. Antriebe von Elektroautos in der Praxis. Franzis Verlag, 2013.
- [42] Smart. Smart Fortwo EV Spezifikationen. http://www.smartusa.com/Downloads/2015-smart-electric-drive-brochure.pdf, 2015. [Online; aufgerufen am 10.04.2015].
- [43] Leonhard Stiny. *Handbuch passiver elektronischer Bauelemente*. Franzis Elektronik Verlag, 2007.
- [44] Leonhard Stiny. *Handbuch aktiver elektronischer Bauelemente*. Franzis Elektronik Verlag, 2009.
- [45] Christoph/ Gamm Eberhard Tietze, Ulrich/ Schenk. *Halbleiter-Schaltungstechnik*. Springer Verlag, 2012.
- [46] Peter Trechow. Lithium-Ionen-Akkus bringen Bewegung in den Automobilmarkt. http://www.ingenieur.de/Themen/Elektromobilitaet/Lithium-Ionen-Akkus-bringen-Bewegung-in-Automobilmarkt, 2012. [Online; aufgerufen am 22.12.2014].
- [47] Jens Weidauer. Elektrische Antriebstechnik Siemens. Publicis Publishing, 2011.
- [48] Juergen Wolf. C von A bis Z, Das umfassende Handbuch. Galileo Computing, 2014.

# **Abbildungsverzeichnis**

0.1	Elektronik	I
0.2	Prognose der Li-Ion Kosten	ii
0.3	Gefahrenzonen bei der Abhängigkeit des Gleichstroms von der Zeit [17]	iii
0.4	Gefahrenzonen bei der Abhängigkeit des Wechselstroms von der Zeit [17]	iv
1.1	Übersicht der Antriebskomponenten	1
1.2	Standardwicklung eines Stators [21]	3
1.3	Vermeidung der Oberschwinung durch Zweischichtwicklung [21]	3
1.4	Prinzipielle Darstellung der Zahnspulenwicklung am Stator einer PSM [21] .	5
1.5	Rotor einer PSM [21]	5
1.6	Anschlüsse am FU	6
1.7	Einfacher IGBT Treiber im Schaltplan eines Demonstrationsboards [27]	7
1.8	Prinzipschaltung einer dreiphasigen Vollbrücke [22]	8
1.9	Gegenüberstellung der U- und I-Umrichter [13]	9
1.10	Übersicht der behandelten Umrichterarten	10
1.11	Schematischer Aufbau einer ZWEI Ebenen Leistungselektronik [13]	10
1.12	Schematischer Aufbau einer DREI Ebenen Leistungselektronik [13]	11
1.13	PWM an der 3-Ebenen Leistungselektronik [13]	12
1.14	Visuelle Überlagerung einer analogen Sinusspannung zur digitalen Sinusspan-	
	nung [13]	13
1.15	Schaltung mit TreiberIC für die Ansteuerung eines IGBT [36]	14
1.16	Infineon Power IGBT 3AC Modul [26]	15
1.17	$U_Z$ in Abhängigkeit der Zeit $t$ bei der PAM [13]	16
1.18	PWM Erzeugung durch eine Sinus- und Carrierfunktion [31]	17
1.19	Dreiphasenvollbrücke mit Zwischenkreiskondensator und Spannungsquelle für	
	die RZM [31]	18
	Tabelle zur Schalterstellung in einer RZM [31]	18
1.21	RZM an einer PSM [31]	19
	Schaltzustände in einer Halbschwingung bei der RZM [31]	20
1.23	Lithium Ionen Zellen	21

1.24	Lithium Zelle bei verschiedenen Temperaturen [1]	22
1 25	Zusammenhang zwischen der Kapazität und der Ladezyklenanzahl einer Li-	
1.25	thium Zelle [1]	23
1.26	Reichweite von Nissan Leaf und Chevrolet Volt bei unterschiedlichen Tempe-	
	raturen [30]	23
1.27	Verschiedene Ladeszenarien	25
1.28	Vergleich von idealen und realen Batteriezellen [2]	26
1.29	Passives Balancing von einem Akkublock	27
1.30	Analog Devices AD7280 BMS IC	28
1.31	Energietransformation zwischen den Zellen durch Spulen [24]	29
1.32	Prinzipschaltung des ATA6870N für aktives Balancing [5]	30
1.33	Beschaltung der ersten und letzten Zelle im aktiven Balancing [5]	31
1.34	Erreichbarkeit des maximalen Stromes der übertragen werden kann [5]	32
1.35	Zusammengeschaltete Daisy Chained BMS ICs [16]	33
1.36	Schematische Darstellung des Coulomb Counting Verfahrens an einem Atmel	
	Atmega16HVB [8]	34
1.37	Power Pump Technologie von TI	35
2.1	Miniaturisieren von elektrischen Bauelementen am Beispiel eines Widerstands	36
2.1 2.2	Miniaturisieren von elektrischen Bauelementen am Beispiel eines Widerstands ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel	36 38
	·	
2.2	Atmel AtSam4 ARM CortexM4 $\mu$ Cbeispiel	38
<ul><li>2.2</li><li>2.3</li></ul>	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel	38 39
<ul><li>2.2</li><li>2.3</li><li>2.4</li></ul>	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel	38 39 39
<ul><li>2.2</li><li>2.3</li><li>2.4</li><li>2.5</li></ul>	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel	38 39 39 40
<ul><li>2.2</li><li>2.3</li><li>2.4</li><li>2.5</li><li>2.6</li></ul>	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel	38 39 39 40 41 42
<ul><li>2.2</li><li>2.3</li><li>2.4</li><li>2.5</li><li>2.6</li><li>2.7</li></ul>	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel	38 39 39 40 41 42 43
2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel	38 39 39 40 41 42 43
2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 2.10	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel	38 39 40 41 42 43 45
2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 2.10 2.11	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel  ATMEL AVR Programmer  ATMEL STUDIO 6 Programmoberfläche  ATMEL ATMEGA 16 Programmierinterfaces [4]  Verbindung zwischen Geräten über den TWI Bus  SPI Verbindung eines Masters mit drei Slave $\mu$ Cs  PWM Erklärung $\mu$ Cintern [6]  Diskrete Transistor Standard Gehäuse [45]  Einfacher BJT Schaltkreis [44]	38 39 39 40 41 42 43 45
2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 2.10 2.11 2.12	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel  ATMEL AVR Programmer  ATMEL STUDIO 6 Programmoberfläche  ATMEL ATMEGA 16 Programmierinterfaces [4]  Verbindung zwischen Geräten über den TWI Bus  SPI Verbindung eines Masters mit drei Slave $\mu$ Cs  PWM Erklärung $\mu$ Cintern [6]  Diskrete Transistor Standard Gehäuse [45]  Einfacher BJT Schaltkreis [44]  BJT Schaltsymbole und Ersatzschaltsymbole [38]	38 39 40 41 42 43 45 46
2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 2.10 2.11 2.12 2.13	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel  ATMEL AVR Programmer  ATMEL STUDIO 6 Programmoberfläche  ATMEL ATMEGA 16 Programmierinterfaces [4]  Verbindung zwischen Geräten über den TWI Bus  SPI Verbindung eines Masters mit drei Slave $\mu$ Cs  PWM Erklärung $\mu$ Cintern [6]  Diskrete Transistor Standard Gehäuse [45]  Einfacher BJT Schaltkreis [44]  BJT Schaltsymbole und Ersatzschaltsymbole [38]  Vierquadrantenbetrieb eines BJTs [44]	38 39 39 40 41 42 43 45 46 47
2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 2.10 2.11 2.12 2.13 2.14	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel  ATMEL AVR Programmer  ATMEL STUDIO 6 Programmoberfläche  ATMEL ATMEGA 16 Programmierinterfaces [4]  Verbindung zwischen Geräten über den TWI Bus  SPI Verbindung eines Masters mit drei Slave $\mu$ Cs  PWM Erklärung $\mu$ Cintern [6]  Diskrete Transistor Standard Gehäuse [45]  Einfacher BJT Schaltkreis [44]  BJT Schaltsymbole und Ersatzschaltsymbole [38]  Vierquadrantenbetrieb eines BJTs [44]  BJT Eingangsspannung $U_G$ in Abhängigkeit vom Ausgangsstrom $I_D$ [38]	38 39 40 41 42 43 45 46 47 48
2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 2.10 2.11 2.12 2.13 2.14 2.15 2.16	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel  ATMEL AVR Programmer  ATMEL STUDIO 6 Programmoberfläche  ATMEL ATMEGA 16 Programmierinterfaces [4]  Verbindung zwischen Geräten über den TWI Bus  SPI Verbindung eines Masters mit drei Slave $\mu$ Cs  PWM Erklärung $\mu$ Cintern [6]  Diskrete Transistor Standard Gehäuse [45]  Einfacher BJT Schaltkreis [44]  BJT Schaltsymbole und Ersatzschaltsymbole [38]  Vierquadrantenbetrieb eines BJTs [44]  BJT Eingangsspannung $U_G$ in Abhängigkeit vom Ausgangsstrom $I_D$ [38]  BJT Kennlinie für maximale Leistungsaufnahme [38]  N- und P-Kanal MOSFET Schaltzeichen [44]  FET Typen [44]	38 39 40 41 42 43 45 46 47 48 48
2.2 2.3 2.4 2.5 2.6 2.7 2.8 2.9 2.10 2.11 2.12 2.13 2.14 2.15 2.16	ATMEL ATSAM4 ARM CORTEXM4 $\mu$ Cbeispiel  ATMEL AVR Programmer  ATMEL STUDIO 6 Programmoberfläche  ATMEL ATMEGA 16 Programmierinterfaces [4]  Verbindung zwischen Geräten über den TWI Bus  SPI Verbindung eines Masters mit drei Slave $\mu$ Cs  PWM Erklärung $\mu$ Cintern [6]  Diskrete Transistor Standard Gehäuse [45]  Einfacher BJT Schaltkreis [44]  BJT Schaltsymbole und Ersatzschaltsymbole [38]  Vierquadrantenbetrieb eines BJTs [44]  BJT Eingangsspannung $U_G$ in Abhängigkeit vom Ausgangsstrom $I_D$ [38]  BJT Kennlinie für maximale Leistungsaufnahme [38]  N- und P-Kanal MOSFET Schaltzeichen [44]	38 39 40 41 42 43 45 46 47 48 48

2.19	Änderung der RLZ bei JFET [44]	51
2.20	MOSFET "Kondensator" [44]	52
2.21	MOSFET [44]	52
2.22	Selbstleitender MOSFET [44]	54
2.23	Tabellarischer Vergleich von BJT (bipolar) und FET (unipolar) [44]	54
2.24	IGBT Schaltbild und Ersatzschaltbild [44]	55
2.25	Laststrom $I_{CE}$ in Abhängigkeit der Eingangsspannung $V_{GE}$ an einem IGBT [40]	56
2.26	Laststrom $I_{CE}$ in Abhängigkeit der Eingangsspannung $V_{GE}$ an einem IGBT [40]	57
2.27	Standard Gehäuse von Dioden [44, 45]	57
2.28	Strom- Spannungs- Kennlinie von Dioden [45]	58
2.29	Leistungsdioden [45]	59
2.30	Brückengleichrichter Schaltplan [45]	59
2.31	Kondensator Schaltsymbole [43]	60
2.32	Kondensatorarten Arbeitsbereich [43]	61
2.33	Keramikkondensator der Baugröße 0805 [44]	62
2.34	Rotor einer PSM [21]	64
2.35	Beschaltung eines OPVs zur Verstärkung des Eingangssignals	65
2.36	Programmoberfläche Schematic von Eagle	66
2.37	Programmoberfläche PCB Layout von Eagle	67
2.38	Programmoberfläche <i>CAM</i> von Eagle	68
2.39	Vorgehensweise bei der Entwicklung elektronischer Systeme	71
3.1	DSO mit Digital Analyzer von LECROY [32]	73
3.2	Amperemeter von Peaktech mit USB Anbindung [37]	74
4.1	Pin Aus-/ Eingänge am ATMEL ATA6870N [9]	76
4.2	Anschluss einer Zelle am $\operatorname{ATMEL}\ \operatorname{ATA6870N}\ [9]\ \ldots$	77
4.3	${\rm DAISY}\ {\rm CHAIN}\ {\rm mit}\ {\rm interner}\ {\rm Spannung squelle}\ {\rm am}\ {\rm Host controller}\ {\rm am}\ {\rm Atmel}$	
	ATA6870N [9]	78
4.4	Transaktionsreihenfolge des SPI Protokolls am $\operatorname{ATMEL}\ \operatorname{ATA6870N}\ [9]$	81
4.5	Transaktionsreihenfolge des SPI Protokolls über DAISY CHAIN am ATMEL	
	ATA6870N [9]	82
4.6	Schematische Darstellung der Lade- und Entladetransistoren am $\operatorname{Atmel}$ At-	
	MEGAHVB [8]	83
4.7	Pin Konfiguration am ATMEL ATMEGAHVB [8]	84
4.8	SPI Konnektivität zwischen zwei $\operatorname{ATMEGA}\ \muCn$	84
4.9	Reduzierter SPI Schaltplan zwischen zwei ATMEL ATMEGA $\mu$ Cn	85

	Prinzip der Stackfunktion des BMSs	
5.1	DriveControl mit einem Atmega1284p auf einem Breadboard	
5.2	DriveControl Schaltplan mit einem Atmega1284p	
5.3	PWM einer Vollbrücke des ATMEGA1284P am Oszilloskop	
5.4	PWM einer Vollbrücke des ${ m ATMEGA1284P}$ am Oszilloskop (entzerrt)	92
A.1	BMS IC Vergleich	103
A.2	BMS IC Vergleich Eins von Elithon	104
A.3	BMS IC Vergleich Zwei von Elithon	105
A.4	BMS IC Vergleich Drei von Elithon	106
A.5	Verschiedene Gerber-Files	107
A.6	BMS Stack Evaluation voller Layer	108
A.7	BMS Stack Evaluation oberer Layer	109
A.8	BMS Stack Evaluation unterer Layer	110
A.9	BMS Stack Evaluation Schaltplan	111
A.10	BMS Stack SPI Host Evaluation voller Layer	112
A.11	BMS Stack SPI Host Evaluation oberer Layer	113
A.12	BMS Stack SPI Host Evaluation unterer Layer	114
A.13	BMS Stack SPI Host Evaluation Schaltplan	115
A.14	BMS MINI Evaluation voller Layer	116
A.15	BMS MINI Evaluation oberer Layer	117
A.16	BMS MINI Evaluation unterer Layer	118
A.17	BMS MINI Evaluation Schaltplan	119
B.1	BMS Stack Evaluation master bill of material MBOM	130
B.2	BMS MINI Evaluation MBOM 1	131
B.3	BMS MINI Evaluation MBOM 2	
R 4		133

## A Anhang

Verg	gleich von	namhaf	ten Batte	ry Monit	ergleich von namhaften Battery Monitoring Systemen	nen	
Hersteller	Analog Devices	Atmel	Texas Instruments	Texas Instruments	Texas Instruments	AMS	Linear Technologie
Device	AD7280A	ATA6870N	BQ76PL102	BQ76940	BQ76PL536	AS8506	LTC6804
Preis[€/Stk.](digikey.de 14-11-20)	9,47	6,03	2,25	6'6	10,75	9,47	13,16
Zellen/ IC [Anzahl]	9	9	2	15	9	7	12
Daisy Chain [Anzahl]	beliebig	16	9	Z	32	beliebig	beliebig
Kommunikation [Art]	SPI	SPI	PowerLan	I2C/TWI	SPI	SPI	SPI
Verbindungen zum Host MCU [J/N]	7	ſ	7	ſ		ſ	7
Balancing (aktiv) [J/N]	7	ſ	J PowerPump	Z	Z	ſ	Z
Aktive Balancing Support [J/N]	N					Z	
Berschreibung aktive Balancing		ausführlich			•		
Verständlichkeit d. Beschreibungen	gut	ausführlich	-	verständlich	verständlich	unverständlich	verständlich
Evaluationsboard [J/N]			N	J	l l	Z	Z
Verfügbarkeit [J/N]	J hervorragend	J gut	J hervorragend	J hervorragend	J hervorragend	J gut	Z
Umax [V] Gesamte Spannung	1000	330	12x4.5	48	670	beliebig	beliebig
Umax/ IC [V] Einzelstrangspannung	32	30	2x4.5	48	27	32	32
Externer Transistor [J/N]	l l	J	N	N		Z	J
Temperatursensor [Anzahl]	7	2	2	3	2	2	2
Temp.sens/ Zelle	1	1/3	1/1	1/5	1/3	2/7	1/6
Volle BMS Funktionalität [J/N]			Z	Z	Z	Z	Z
Intere Widerstände [J/N]	J	J	-	J	-		Z
		Enthält alle	nicht für	nicht ausbaubar	unterstützt kein aktives		
		brauchbaren	Neuentwicklungen,		Balancing		
	Temperaturüberwa Eigenschaften	Eigenschaften	nicht zum Zweck der				
Kommentar	chung für jede Zelle		Projektarbeit				7

Abbildung A.1: BMS IC Vergleich

	AMS	Devices	Atmel		Elithion	FreeScale	cale	Imagis	Rectifiers		Intersil	
Part Number	AS8506	AD7280	ATA6870	ATA6871	EL01 / EL02	MC33771S	MC33771T	(Apollo)	ć	15L9208	ISL9216 + ISL9217	ISL94200 / ISL94201
Recommendation			No longer s	× supported	Only to	Vnavailable	x Unavailable	Small batteries	X No word after 4	X Small batteries	X Small batteries	X Small batteries
Annual control of the	7-cell analog front	front 6-cell analog front 6-cell analog front	6-cell analog front	6-cell fault	1-cell BMS IC	14-cell analog	14-cell analog	13 cell protector	In design	7-cell analog front		7-cell analog front
Description	Cascadable to any number of cells	Cascadable to 300 cells	Cascadable to 96 Cascadable to 96 cells cells	Cascadable to 96	Z56 cells	Cascadable to unlimited cells	Addressable				set Cascadable to 12 cells	and without A
Single string voltage	Unlimited	1 KV	330 V	330 V	1 kV			100 V		24 V	42 V	24 V
BMS technology	Digital	Digital	Digital	Analog	Digital	Digital	tal	Digital		Digital	Digital	Digital
BMS topology	Wired	Wired	Wired	Wired	Distributed	Wired	pe	Wired		Wired	Wired	Wired
Development effort	Medium	Medium	Medium	Low	Minimal	Medium	, Mi	Medium		High	Hiah	High
required								3		'n	n -	n n
Full BMS functionality Series cells / # of ICs	3~7 cells / IC	x 4~6 cells / IC	3~6 cells / IC	3~6 cells / IC	High level, 1 cell / IC	up to 14 cells / IC	ells / IC	High level 13 cell / IC		7 cells / IC	12 cells / 2 ICs	7 cells / IC
Series cells / bank (No isolators)	41	300	96	96	~16 256 with isolators	14		26		7	12	7
Temperature sensors	21	1/cell	1/3 cells	1/6 cells	1/cell	1/2 cells	sells	1/cell		1/7 cells	1 / 12 cells	1/7 cells
Internal resistor	×	×	×	×	×	X						
Internal FET	MUX to 2 pins			×	×	~300 mA, versions -A & -P only	ns -A & -P only			,	200 mA	
External FE1, res. Non-dissipative	Possible	Dedicated pins	Dedicated pins	× >	Dedicated pins	>		Yes		Dedicated pins	Dedicated pins	Dedicated pins
(active)	Within 7 cells	<	¢	4	<							
Shutdown		n.a.	n.a.	n.a.	n.a.						n.a.	
d Standby	4 µA	4 µA	10 µA	50 µA	2 µA						Au or	
Voltage accuracy @	7	10	7	300	15	2		6,0		n.a.	28	п.а.
3.6 V, 25 C [mV] Cell voltage, min	- 28	0	0	1 9	C					,	3	,
Cell voltage, max	5,4	2	9	4.4	4,55						1	1
Readings time / cell	10 ms	~25 µs	8 ms up to 250	n.a.	~10 ms	40 us	SI	0.3 ms		n.a.	-1	n.a.
Current sense		•			Hi curr HE	Low curr. shunt	shunt	Low curr. shunt		,		
o SOC (fuel cell)			r	i.	Coulomb cnt/	Coulomb count, version -P	rt, version -P	Coulomb cnt/ Voltage xlt			r	i.
Wires between	9	7	80	4	1	2	n.a.	yes		n.a.	n.a.	n.a.
cascaded ICs Wires to master	current sources	current sources 4 to 7	current sources 8	current sources 2	current source	n.a.	9			S.	7	2
	Ğ	ā	Ġ			1200001	Ğ	Col		G	ğ	Col
To master controller	- N	<u> </u>	F :	alg level	proprietary	MC33664	100	SPI OF IZC		77	77	IZC
ICe only / nor call [6]	12.1/	.a.	0.84	0.36	13202, UNIV	6		3		0.14	0.63	~0 a
Tes only / per cell [4]	+ 1,2,1 + 0,5	~0 E	-1 E	20.5	7 12	6	6	- 6		- 1. C	21.0	2,00
Availability	Excellent	Excellent	Poor	Poor	Good	Not available	Not available			Excellent	Excellent	Excellent
	Single, multiplexed port for balancing only 1 of 7 cells at a time, for a max of ~ 50 mA	-		Fixed voltage thresholds. Other values by special order	EL01 for cell- board / EL02 for main controller	Knock-off of LTs LTC6804 Except higher voltage and lower accuracy	Ts LTC6804 er voltage accuracy				-	-

Abbildung A.2: BMS IC Vergleich Eins von Elithon

Part Number	LTC6801	LTC6802-1	LTC6802-2	LTC6803-1	LTC6803-2	UTC6803-3	LTC6803.4	LTC6804-1	LTC6804-2
		>	>	>	7	>	>	<i>&gt;&gt;</i>	7
кесоттепраци									
Description	12-cell fault detector Cascadable to 192 cells	12-cell analog front end Cascadable to 192 cells	12-cell analog front end Addressable	12-cell analog front end Cascadable to 192 cells	12-cell analog front end Addressable	12-cell analog front end Cascadable to 192 cells	12-cell analog front end Addressable	12-cell analog front end Cascadable to unlimited cells	12-cell analog front end Addressable
Single string voltage		V 078	Any	V 078	Any	V 078	Any	Ar	Any
BMS technology BMS topology	Analog Wired	Wired	Wired	Wired	Dig Wired	Digital Wired	Wired	Win	Wired
Diagnostics Development effort	Low				Mec	Medium			MAN S
required Full BMS functionality	ality -	,	1					,	
Series cells / # of ICs	ICs 4~12 cells / IC				4~12 c	4~12 cells / IC		***************************************	
Series cells / bank	k 192	192	12	192	12	192	12	Unlimited	12
Temperature sensors	sors 1/6 cells				1/6	1/6 cells			
Internal resistor		170 mA, but	170 mA, but IC overheats						3
Internal FET	•				~10	~10 mA			
External FET, res.					Dedicar	Dedicated pins			
Non-dissipative (active)						T)			
	n.a.				4	4 µA			
Standby	30 µA				20	50 µА			
Operating					1.5	mA		U	0.3
3.6 V, 25 C [mV]	3)				0			o o	2
Cell voltage, min	0,7					0			
Cell Voltage, max				4.0				0	
Readings time / ceil Current sense				7.1	Sm Z.I			SE -	SE .
o SOC (fuel cell)					,				0
Wires between	5	-	n.a.	4	n.a.	4	n.a.	2	n.a.
cascaded ICs Wires to master	current sources	current sources		current sources		current sources		ISOSH	
To master controller	ller square wave				S	SPI			
To host					n.	n.a.			
ICs only / per cell [\$]	0.44	76.0	0,97						0.97
Parts / per cell [\$]		~1.5	~1.5						~1.5
Availability					Excellent				
		Uses direct, daisy-chain data bus connection between ICs	Each IC communicates with master, through isolators	Uses direct, daisy-chain data bus connection between ICs	Each IC communicates with master, through isolators	Uses direct, daisy-chain data bus connection between ICs	Each IC communicates with master, through isolators	Isolated SPI: safe and noise-free cascading	Each IC communicates with master, through isolator

Abbildung A.3: BMS IC Vergleich Zwei von Elithon

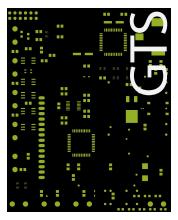
on trage fort onality of ICs nk	DS2726 X Small batteries 10 cell standard Li-lon / LiPo BMS	MAX11068	MAX11080 /	MAX17823/	٠.	068ZO	AA####AA		GUIDOLOZCACO	ba78PL114 pus ba77PL900	bq77PL900	ha76DI 536	
ge tr			MANITORI	MAX1/830				R2A20028	KZAZIUIUUNII			Dyror Loos	TB9141FG
9 j <u>i</u> s 8	ell standard n / LiPo BMS	X Small batteries	X Analog	× Small batteries N	x No word after 3	X Small batteries	X Not yet available	x Unavailable	X Unavailable	X Small batteries	X Small batteries	7.7	X Unavailable
o ફોંડ દ	/ LIPO BIMS	12-cell analog	12-cell fault	12-cell analog	Beta test	13-cell full	Beta test	12-cell analog		12-cell full	10-cell analog	3-6 cell analog	16-cell analog
o <u>(i)</u> s		front end Cascadable to 372 cells	monitor Cascadable to 372 cells	front end Cascadable to 96 cells		protector		front end		chip set and analog front end	front end and full protector BMS	front end plus fault detector Cascadable to	front end
માં જ દા	350 V	V 078	V 078	330 V		728 V				42 V	35 V	V 078	
yjį s	Digital Wired	Digital	Analog Wired	Digital Wired		Digital Wired		Digital + analog Wired		Digital Wired	Digital Wired	Digital + analog Wired	Digital Wired
yill s. s.								Yes					
Cs	Low	Medium	Low			Medium		Medium		Medium	Medium	Medium	Medium
Cs	Complete BMS					High level				High level,	High level,		
eries cells / bank No isolators) emperature sensors	10 cells / IC	4~12 cells / IC	4~12 cells / IC	?~12 cells / IC		5~13 cells / IC		6~12 cells / IC		12 cells / 5 ICs	10 cells / IC	3~6 cells / IC	?~16 cells / IC
emperature sensors	10	372	372	96		208				12	10	192	
	0	1 / 6 cells	0	2				0		1 / cell	1 / 10 cells	1/3 cells	
tor						Yes (barely OK)					9 ma		
Internal FET res	300 mA	Shared nins (1)		150 mA Yes		Dedicated nins		100 mA Dedicated pins			< 9 mA Shared pins (1)	Dedicated pins	Yes
Non-dissipative				3 .						Yes			
(active)	c	c	c	6						10mA ~ 1A	C	C	۷۲
rein Standby	6	AII L	2 IIA	٥						100 u.A	0 1 uA	12 uA	Au 01
Operating		2 mA	0.08 mA	٥		,				0.25 mA	0.6 mA	10 mA	150 µA
Voltage accuracy @		15	100	2			.4	2.5 or 4, depend.		5		3	2
Cell voltage, min		0	1.6					anoull lio		2.3		0	
Cell voltage, max		2	8,4							4,5		9	
Readings time / cell		35 us	n.a.							250 µs	250 µs	~100 µs	
Current sense						Voltage vit				Coulomb cut/	Low curr. shunt		
SOC (fuel cell)						Vollage All				Voltage xlt			
Wires between	n.a.	4	2	2		3 ontically inclated		6 current		n.a.	n.a.	11	2
Wires to master	n.a.	dpaulive 4	2	2		optically isolated		onices, con		n.a	2	10	
To master controller	n.a.	ISC (SMB)	square wave			n.a				n.a	I2C (SMB)	SPI	
To host	n.a.	n.a.	n.a.	n.a.		I2C (SMB)				ISC (SMB)	I2C (SMB)	n.a.	
S only / per cell [\$]		Unknown	0,32	Unknown		Unknown				0.88	0,39	~	
Parts / per cell [\$]		~1.5	~0.5	Unknown		~2				~5	~5	~1.5	
Availability		Poor	Good	None		Poor		None	None	None	Excellent	Excellent	None
		See note (2), below.		No info available to date									

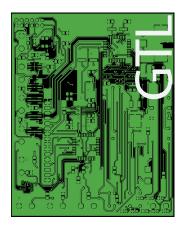
Abbildung A.4: BMS IC Vergleich Drei von Elithon











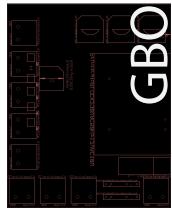




Abbildung A.5: Verschiedene Gerber-Files

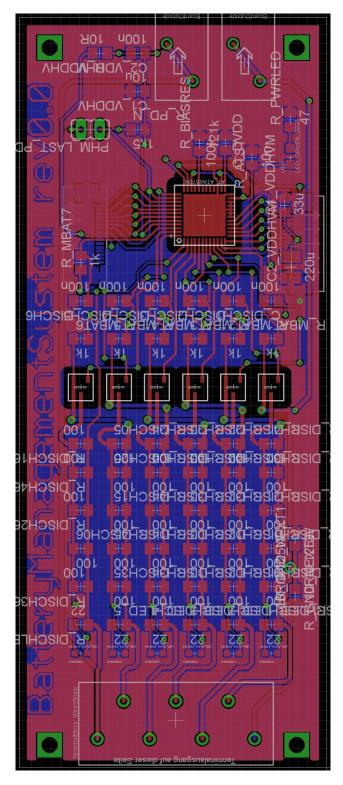


Abbildung A.6: BMS Stack Evaluation voller Layer

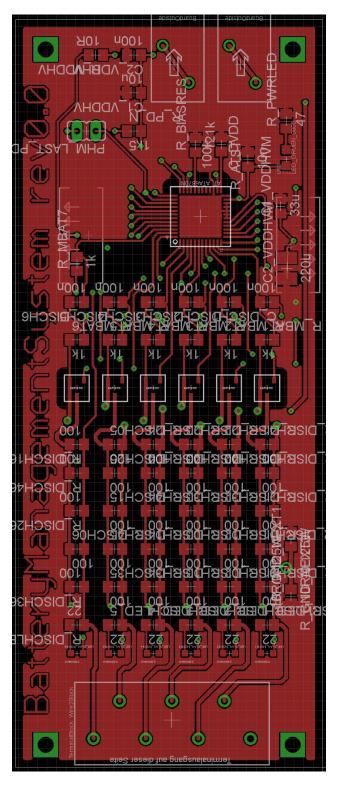


Abbildung A.7: BMS Stack Evaluation oberer Layer

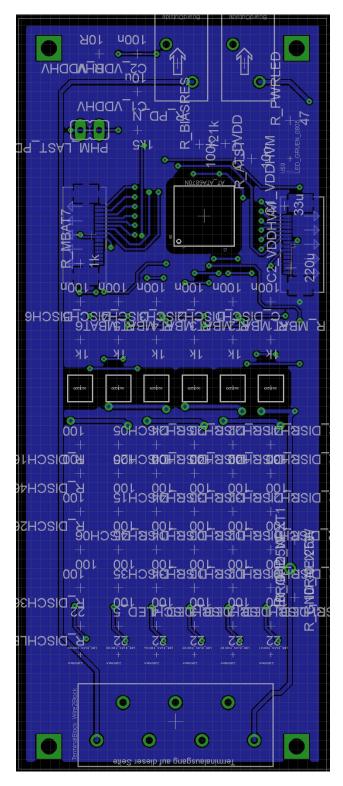


Abbildung A.8: BMS Stack Evaluation unterer Layer

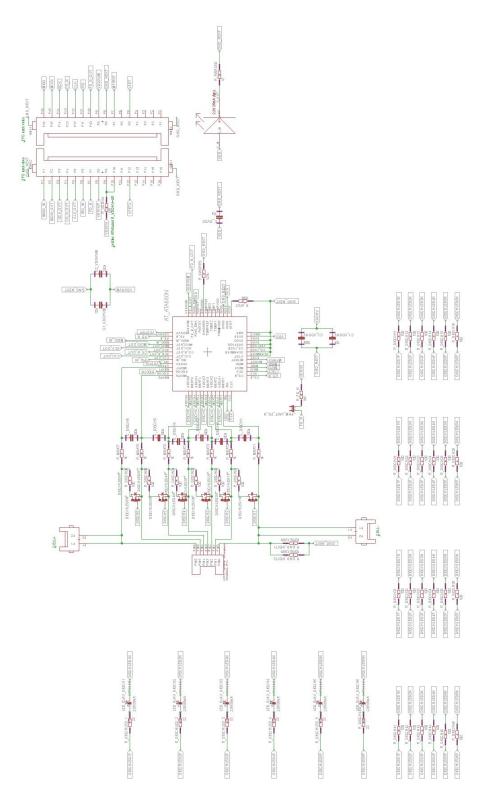


Abbildung A.9: BMS Stack Evaluation Schaltplan

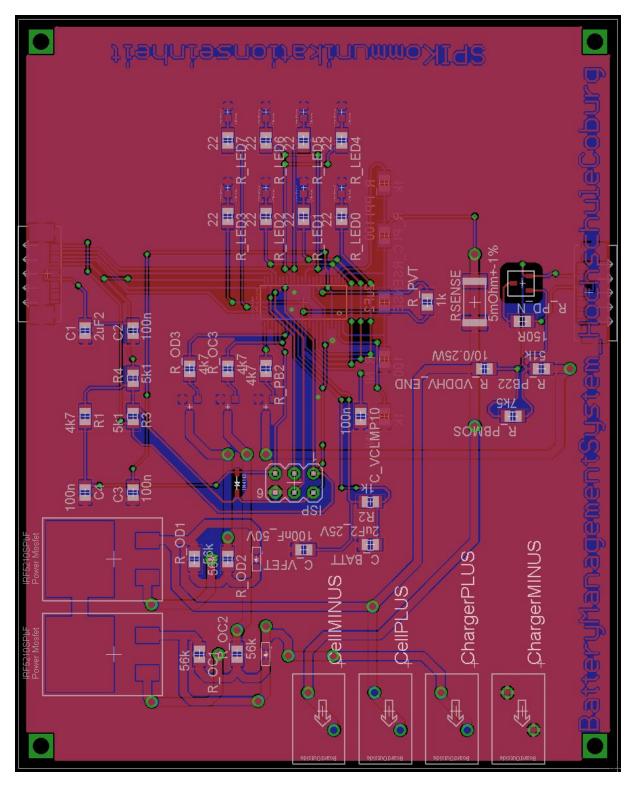


Abbildung A.10: BMS Stack SPI Host Evaluation voller Layer

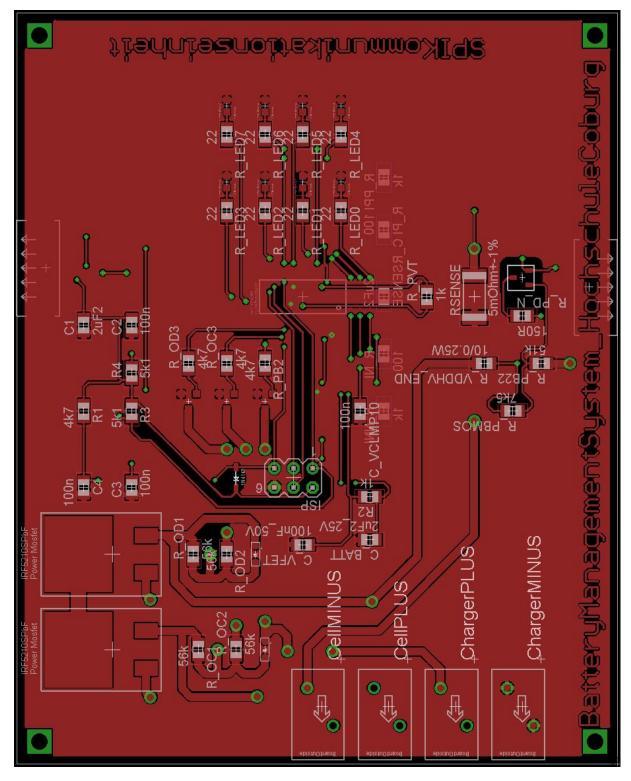


Abbildung A.11: BMS Stack SPI Host Evaluation oberer Layer

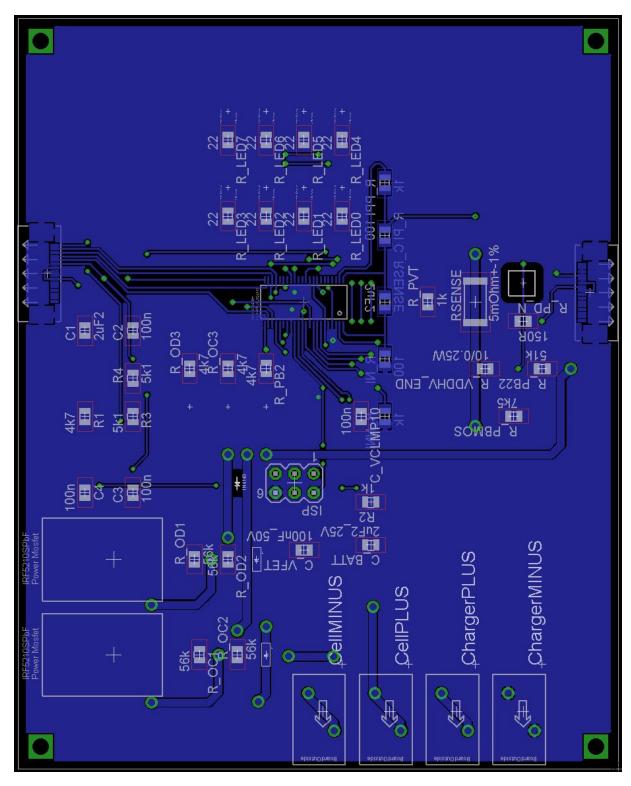


Abbildung A.12: BMS Stack SPI Host Evaluation unterer Layer

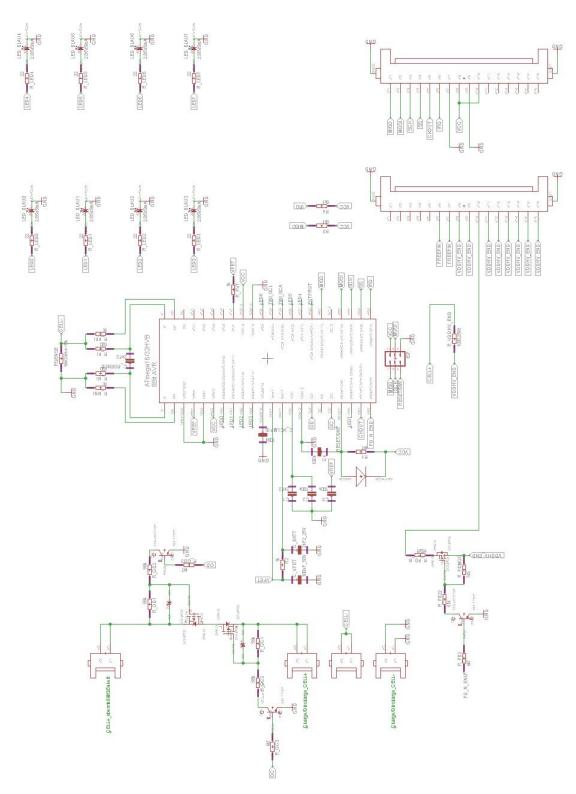


Abbildung A.13: BMS Stack SPI Host Evaluation Schaltplan

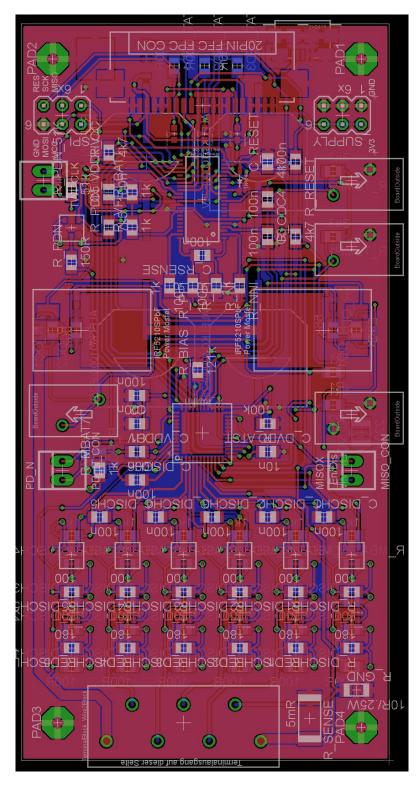


Abbildung A.14: BMS MINI Evaluation voller Layer

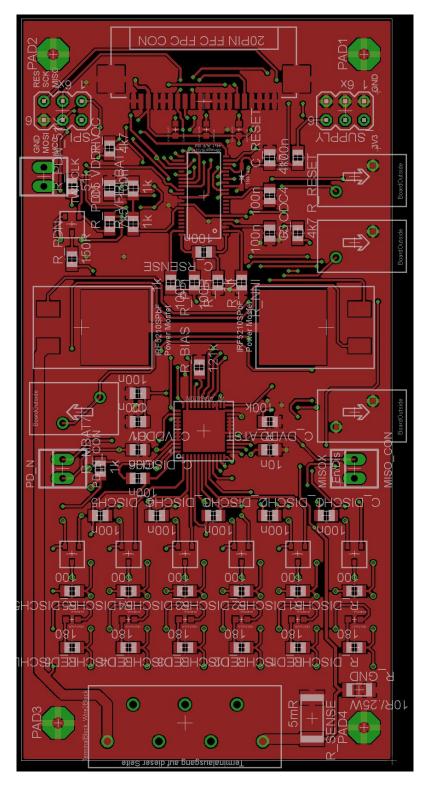


Abbildung A.15: BMS MINI Evaluation oberer Layer

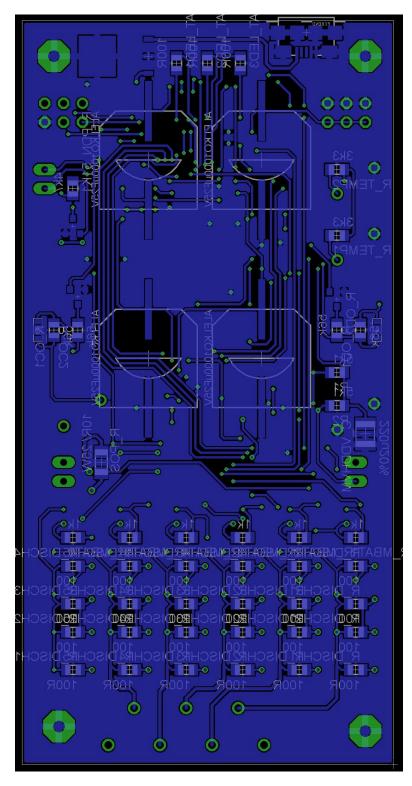


Abbildung A.16: BMS MINI Evaluation unterer Layer

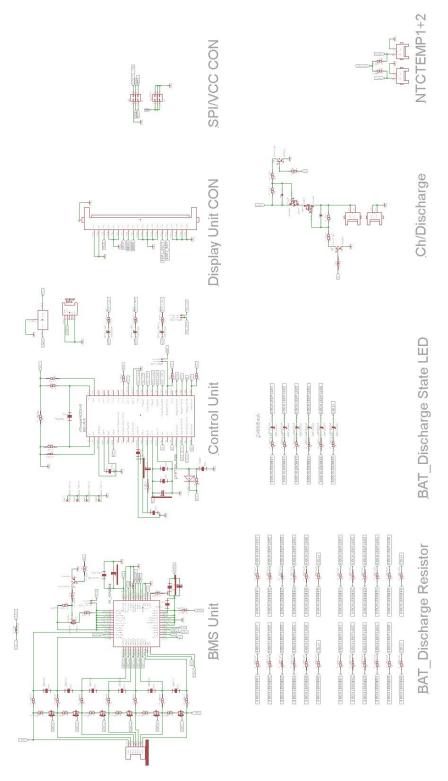


Abbildung A.17: BMS MINI Evaluation Schaltplan

## **B** Anhang

Code für den Master  $\mu$ C aus Abschnitt 4.4.1

```
/*
 * SPI_Master_Connection.c
 * Created: 11.11.2014 21:04:13
  Author: Kevin
 */
/*Include libraries*/
#include <avr/io.h>
#include <avr/interrupt.h>
/* Variablen */
uint8_t valmstr= 0x03;
int main(void)
 /*Portinit*/
DDRD=0x03; /*PIND0, PIND1 Ausgang*/
PORTD=0x00; /*PIND0, PIND1 Aus*/
DDRB=0x0B; /*PINB4, PINB6, PINB7 Ausgang*/
 /*SPIMasterinit*/
 /*MOSI, SCK, CS als Output konfigurieren*/
 PORTB=(1 << PB4)|(1 << PB5)|(1 << PB7);
 /*SPIEnable, Master select, Clock rate*/
SPCR=(1 < < SPE) | (1 < < MSTR) | (1 < < SPR0);
 /*SS Pin High*/
```

```
PORTB=(1<<PB4);
/* Dauerschleife */
   while (1)
   {
   /*Pruefen welchen Wert val vorher
     hatte und den Gegenwert setzen*/
if (valmstr = 0 \times 00)
 valmstr = 0x03;
else{
 valmstr=0x00;
}
PORTD= valmstr; /*Setze PORTD Leitungen (MasterLEDs)*/
PORTB&=~(1<<PB4); /*SS Pin Low um Slave zu selektieren*/
SPDR= valmstr; /*Sende SPI Daten*/
/*Auf fertige Uebertragung warten*/
while (!(SPSR & (1<<SPIF))) {
SPSR\&=^{(1 << SPIF)};
}
PORTB=(1 << PB4); /*SS Pin High*/
for (int i=0; i <= 100000; i++); /* Warteschleife */
 }}
```

## Code für den Slave $\mu C$ aus Abschnitt 4.4.1

```
/*
    * SPI_Slave_Connection.c
    *
    * Created: 11.11.2014 21:16:58
```

```
Author: Kevin
 */
/*Include libraries*/
#include <avr/io.h>
#include <avr/interrupt.h>
/* Variablen */
uint8_t valsla;
int main(void)
 /* Portinit */
DDRD=0x03; /*PIND0, PIND1 Ausgang*/
 PORTD=0x00; /*PIND0, PIND1 Aus*/
 DDRB=0x02; /*PINB6 Ausgang*/
 /* SPISIaveinit */
 PORTB=(1<<PB6); /*MISO als Output konfigurieren*/
 SPCR = (1 < SPE); /*SPIE nable, Slave select*/
 /* Dauerschleife */
    while (1)
    {
    /*Interruptpooling*/
       while (!(SPSR & (1<<SPIF)));
       /*Lese Daten aus SPI Datenregister*/
    valsla = SPDR;
    /*Schreibe SPI Wert in PORTD Leitungen (SlaveLEDs)*/
    PORTD = valsla;
}
```

Code für den DriveControl  $\mu$ C ATMEGA1284P aus Abschnitt 5

```
/*
```

```
_141207Zeitgesteuerter_Drehstromgen.c
 * Created: 07.12.2014 11:37:23
   Author: Scofield
 */
#include <avr/io.h>
#include <avr/interrupt.h>
#define __DELAY_BACKWARD_COMPATIBLE__
#include <util/delay.h>
//Sinustabelle (fuer jeden PMM Ausgang eine Eigene)
56 , 62 , 68 , 74 , 80 , 86 , 92 , 98 , 103 , 109 , 115 , 120
 126 , 131 , 136 , 142 , 147 , 152 , 157 , 162 , 167 , 171 , 176
                                                             , 180
 185 , 189 , 193 , 197 , 201 , 205 , 208 , 212 , 215 , 219
                                                       , 222
                                                             , 225
 228 , 231 , 233 , 236 , 238 , 240 , 242 , 244 , 246 , 247 , 249
                                                             , 250
 251 , 252 , 253 , 254 , 254 , 255 , 255 , 255 , 255 , 254
                                                               254
 253 , 252 , 251 , 250 , 249 , 247 , 246 , 244 , 242 , 240 , 238
                                                               236
                                                         201
 233 , 231 , 228 , 225 , 222 , 219 , 215 , 212 , 208 , 205 ,
                                                             , 197
 193 , 189
         , 185 , 180 , 176 , 171 , 167 , 162 , 157 , 152 , 147 , 142
 136 , 131 , 126 , 120 , 115 , 109 , 103 , 98 , 92 , 86 , 80 , 74 ,
 68 , 62 , 56 , 50 , 44 , 37 , 31 , 25 , 19 , 13 , 6 , 0 ,
      , 0 , 0 , 0 , 0 , 0 , 0 , 0 , 0 , 0 ,
  , 0
      , 0
          , 0 , 0
                 , 0 , 0
                         , 0 , 0
                                 , 0 , 0
                                , 0 , 0
      , 0
          , 0 , 0 , 0 , 0
                         , 0 , 0
      , 0
          , 0 , 0
                 , 0 , 0
                         , 0 , 0
                                 , 0
                                    , 0
          , 0 , 0 , 0 , 0
                         , 0 , 0
                                , 0 , 0
      , 0
          , 0 , 0 , 0 , 0 , 0 , 0
                                , 0 , 0
          , 0 , 0 , 0 , 0 , 0 , 0 , 0
      . 0
      , 0
   . 0
          , 0 , 0 , 0 , 0 , 0 , 0 , 0
      , 0
          , 0 , 0 , 0 , 0 , 0 , 0 , 0
      , 0 , 0 , 0 , 0 , 0 , 0 , 0 , 0 , 0 ,
 0
  , 0 , 0 , 0 , 0 , 0 , 0
};
```

```
, 0
          , 0 , 0 , 0 , 0
                         , 0 , 0 , 0 , 0
                                         , 0
                         , 0 , 0
                                     , 0
          , 0 , 0 , 0 , 0
                                   0
      , 0
          , 0 , 0
                  , 0 , 0
                             , 0
                          , 0
                                 , 0
                                     , 0
          , 0 , 0
                  , 0 , 0
                             , 0
      , 0
                          , 0
                                     , 0
        0
          , 0 , 0
                  , 0 , 0
                          , 0 , 0
                                 ,
          , 0 , 0 , 0 , 0
                         . 0 . 0
                                 . 0
                                     . 0
          , 0 , 0 , 0 , 0
                         , 0 , 0
                                     , 0
        0
                                   0
                                 ,
          , 0 , 0 , 0 , 0 , 0 , 0 , 0
      , 0
        0
          , 0 , 0 , 0 , 0 , 0
                                 , 0
                                     , 0
        0,0,0,0,0,0,0,0
6 , 13 , 19 , 25 , 31 , 37 , 44 , 50 , 56 , 62 , 68 , 74 ,
80 , 86 , 92 , 98 , 103 , 109 , 115 , 120 , 126 , 131 , 136
147 , 152 , 157 , 162 , 167 , 171 , 176 , 180 , 185
                                                  . 189 , 193 , 197
          , 208
                                                   , 231 ,
201
    , 205
                , 212 , 215
                            , 219 , 222 , 225
                                             , 228
                                                           233
                                                                236
238
    . 240
          , 242 , 244 , 246 , 247 , 249 , 250
                                             , 251 ,
                                                     252 ,
                                                           253
                                                                 254
          , 255
               , 255 , 255 , 255 , 254 , 254
                                             , 253 , 252 , 251
254
    , 255
                                                               , 250
          , 246 , 244 , 242 , 240 , 238 , 236 , 233 , 231 ,
    , 247
                                                           228
                                                               , 225
222 . 219
          , 215 , 212 , 208 , 205 , 201 , 197 , 193 , 189 , 185
                                                                180
176 , 171 , 167 , 162 , 157 , 152 , 147 , 142 , 136 , 131 , 126
                                                               , 120
115 , 109 , 103 , 98 , 92 , 86 , 80 , 74 , 68 , 62 , 56 , 50 ,
44 , 37 , 31 , 25 , 19 , 13 , 6 , 0
};
const uint8_t Spinus21 [256] = \{ 218, 214, 211, 207, 204, 200 \}, 196, 1
188 , 183 , 179 , 174 , 170 , 165 , 160 , 155 , 150 , 145 , 140
                                                               , 135
129 , 124 , 118 , 113 , 107 , 101 , 96 , 90 , 84 , 78 , 72 , 66
60 , 54 , 48 , 42 , 35 , 29 , 23 , 17 , 10 , 4 , 0 , 0 ,
          , 0 , 0 , 0 , 0 , 0 , 0
                                 , 0 , 0
          , 0 , 0
                 , 0 , 0
                            0 ,
                               0
                         ,
                                 ,
                                   0
          , 0 , 0 , 0 , 0
                         , 0 , 0
        0
                                 , 0
                                     . 0
        0
          , 0 , 0
                 , 0 , 0
                         , 0 ,
                               0
                                   0
                                       0
          , 0 , 0
                  , 0 , 0
                         , 0 , 0
      . 0
                                 , 0
                                     . 0
          , 0 , 0 , 0 , 0
                         , 0 , 0
                                     , 0
        0
                                 , 0
      , 0
          , 0 , 0 , 0 , 0 , 0
                                     , 0
                                 , 0
      , 0 , 0 , 0 , 0 , 0 , 0 , 0 , 0
```

```
, 0 , 0 , 0 , 0 , 0 , 0 , 0 , 0
     , 0
          , 0 , 0 , 0 , 0 , 0 , 0 , 0
                                        , 0 ,
     , 0 , 0 , 0 , 0 , 2 , 8 , 15 , 21 , 27 , 33 ,
39 , 46 , 52 , 58 , 64 , 70 , 76 , 82 , 88 , 94 , 100
                                                   , 105
         , 122 , 128 , 133 , 138 , 143 , 149 , 154 , 159 , 163
    . 177
          , 182 , 186 , 190 , 194 , 198 , 202 , 206
                                                         213
                                                 , 210
          , 226 , 229 , 231 , 234 , 236 , 239
    . 223
                                            , 241 , 243 ,
                                                         245
                                                               246
    , 249
          , 250
248
               , 252 , 253 , 253 , 254 , 254 , 255 , 255 ,
                                                         255
                                                               255
    , 254
         , 254 , 253 , 252 , 251 , 250 , 248 , 247 , 245 , 243
255
                                                               241
239
    , 237 , 235 , 232 , 230 , 227 , 224 , 221
};
0,0,0,0,0,0,0,0,0,0
     , 0 , 0 , 0 , 0 , 0 , 0
                                , 0
                                    , 0
     , 0 , 0 , 0 , 0 , 0 , 0 , 0 , 2 , 8 ,
15 , 21 , 27 , 33 , 39 , 46 , 52 , 58 , 64 , 70 , 76 , 82
88 , 94 , 100 , 105 , 111 , 117 , 122 , 128 , 133 , 138 , 143
         , 163 , 168 , 173 , 177 , 182 , 186 , 190 , 194 , 198
154 . 159
                                                             , 202
         , 213 , 217 , 220 , 223 , 226 , 229 , 231 , 234 ,
206 , 210
                                                         236
                                                               239
                                                    253 ,
241 , 243
         , 245 , 246 , 248 , 249 , 250 , 252 ,
                                              253 ,
                                                         254
                                                               254
255
    , 255
         , 255 , 255 , 255 , 254 , 254 , 253 , 252 , 251 ,
                                                         250
                                                               248
          , 243 , 241 , 239 , 237 , 235 , 232 , 230 , 227 ,
    . 245
                                                         224
                                                               221
247
          , 211 , 207 , 204 , 200 , 196 , 192 , 188 , 183 , 179
218
    . 214
                                                               174
170
    , 165 , 160 , 155 , 150 , 145 , 140 , 135 , 129 , 124 , 118
                                                               113
107 , 101 , 96 , 90 , 84 , 78 , 72 , 66 , 60 , 54 , 48 , 42 ,
35 , 29 , 23 , 17 , 10 , 4 , 0 , 0 , 0 , 0 , 0 , 0 ,
          , 0 , 0
                 , 0 , 0 , 0 , 0 , 0
  , 0
      , 0
          , 0 , 0
                 , 0 , 0
                         , 0 , 0
                                , 0 , 0
          , 0 , 0 , 0 , 0
                         , 0 , 0
                                , 0 , 0
          , 0 , 0 , 0 , 0
                         , 0 , 0
      . 0
                                . 0 . 0
          , 0 , 0 , 0 , 0 , 0 , 0 , 0 , 0
        0
          , 0 , 0 , 0 , 0 , 0 , 0 , 0 , 0
      . 0
  , 0 , 0 , 0 , 0 , 0 , 0
};
```

```
0 , 0 , 0 , 0 , 0
                         , 0 , 0
                                 , 0 , 0
          , 0 , 0
      , 0
                  , 0 , 0
                              , 0
                          , 0
                                  , 0
                                      , 0
          , 0 , 0
                  , 0 , 0
                          , 0 , 0
                                 , 0
                                     , 0
        0
          , 0 , 0
                  , 0 , 0
                          , 0 , 0
                                 , 0
          , 0 , 0 , 0 , 0 , 0
                                 . 0 . 0
          , 0 , 0 , 0 , 0 , 0 , 0 , 0
          , 0 , 0 , 4 , 10 , 17 , 23 , 29 , 35 , 42 ,
48 , 54 , 60 , 66 , 72 , 78 , 84 , 90 , 96 , 101 , 107 , 113
          , 129 , 135 , 140 , 145 , 150 , 155 , 160 , 165 , 170
118 , 124
179
    . 183
          , 188 , 192 , 196 , 200 , 204 , 207 , 211 , 214
                                                                 221
                                                           218
224
    , 227
          , 230 , 232 , 235 , 237 , 239 , 241
                                              , 243
                                                   , 245
                                                           247
                                                                 248
                                                     255 ,
250
    . 251
          , 252 , 253 , 254 , 254 , 255 , 255
                                             . 255
                                                           255
                                                                 254
          , 253 , 252 , 250 , 249 , 248 , 246
254
    , 253
                                             , 245
                                                     243
                                                           241
                                                                , 239
           , 231 , 229 , 226 , 223 , 220 , 217
236
    . 234
                                              . 213
                                                     210 , 206
                                                                 202
          , 190 , 186 , 182 , 177 , 173 , 168 , 163 , 159 , 154
198
    , 194
                                                               , 149
          , 133 , 128 , 122 , 117 , 111 , 105 , 100 , 94 , 88
143 , 138
          64 , 58 , 52 , 46 , 39 , 33 , 27 , 21 , 15 , 8 ,
76 , 70 ,
          , 0 , 0 , 0 , 0 , 0 , 0
      , 0
                                 , 0 , 0 , 0
          , 0 , 0 , 0 , 0 , 0 , 0 , 0 , 0
      , 0
          , 0 , 0
                  , 0 , 0 , 0
                              , 0 , 0 , 0
      , 0 , 0 , 0 , 0 , 0
};
const uint8_t Sminus31 [256] = \{ 224, 227, 230, 232, 235, 237 \}
                                                               , 239
243 , 245 , 247 , 248 , 250 , 251 , 252 , 253 , 254 , 254 , 255
                                                               , 255
255 , 255 , 255
               , 254 , 254 , 253 , 253 , 252 , 250 , 249 , 248
                                                               , 246
         , 241 , 239 , 236 , 234 , 231 , 229 , 226 , 223 , 220
213 , 210
          , 206 , 202 , 198 , 194 , 190 , 186 , 182 , 177 , 173
                                                                 168
163 , 159 , 154 , 149 , 143 , 138 , 133 , 128 , 122 , 117 , 111
                                                               , 105
100 , 94 , 88 , 82 , 76 , 70 , 64 , 58 , 52 , 46 , 39 , 33
27 , 21 , 15 , 8 , 2 , 0 , 0 , 0 , 0 , 0
            0 , 0 , 0 , 0 ,
                            0 , 0
                                 , 0
                                     , 0
          , 0 , 0 , 0 , 0 , 0
      , 0
                                  , 0
                                     , 0
      , 0 , 0 , 0 , 0 , 0 , 0
                                 , 0 , 0
```

```
0,0,0,0,0,0,0,0,0,0,0,0,0,0,0,0
0,0,0,0,0,0,0,0,0,0,0,0,0
0 , 4 , 10 , 17 , 23 , 29 , 35 , 42 , 48 , 54 , 60 , 66 ,
72 , 78 , 84 , 90 , 96 , 101 , 107 , 113 , 118 , 124 , 129 , 135 ,
140 , 145 , 150 , 155 , 160 , 165 , 170 , 174 , 179 , 183 , 188 , 192 ,
196 , 200 , 204 , 207 , 211 , 214 , 218 , 221
};
//VARIABLEN
unsigned int i=0;
volatile unsigned int PWMWert_Abzug;
volatile unsigned int PWMWert_AbzugISR;
int PWMWert_Dummyread;
int PWMTeiler;
double PWM_delay=0;
//HAUPTFUNKTION
int main(void)
{ //PORTEINSTELLUNG
_{SFR_{IO8}(0\times04)=0}b11011000;
\_SFR_IO8(0x0A) = 0b11110000;
//INTERRUPTINITIALISIERUNG
TCCR0A = (1 < < COM0A1) | (1 < < COM0A1) | (1 < < WGM00);
TCCR0B=(1 << CS00);
TCCR1A = (1 < COM1A1) | (1 < COM1B1) | (1 < WGM10);
TCCR1B=(1 << CS10);
TCCR2A = (1 < COM2A1) | (1 < COM2B1) | (1 < WGM20);
TCCR2B=(1 << CS20);
//INTERRUPTS ERLAUBEN
```

```
sei();
//ACDINITIALISIERUNG MIT DUMMYREADOUT
//Erster Readout ist i.d.R falsch
ADMUX=(1 << REFS0) | (1 << ADLAR);
ADCSRA=(1 << ADEN)|(1 << ADPS1)|(1 << ADPS2);
ADCSRA = (1 < ADSC);
_{delay_{ms}(10)};
PWMWert_Dummyread=ADCH;
ADCSRA = (1 < ADSC);
_delay_ms(10);
PWMWert_Dummyread=ADCH;
ADCSRA = (1 < ADSC);
_{delay_{ms}(10)};
PWMWert_Dummyread=ADCH;
_delay_ms(10);
//DAUERSCHLEIFE
   while (1)
   {
//ADC START
ADCSRA = (1 < ADSC);
//ADC WERT ABRUFEN
PWMWert_AbzugISR=ADCH;
 for (i=0; i \le 255; i++)
  PWM_delay= PWMWert_AbzugISR * 100;
  //Ein Halbschwingung wird abgearbeitet
  OCR0A=Spinus11[i];
  OCR0B=Sminus11[i];
  OCR1A=Spinus21[i];
```

```
OCR1B=Sminus21[i];

OCR2A=Spinus31[i];

OCR2B=Sminus31[i];

//Verzoegerung
_delay_us(PWM_delay);
}
}
```

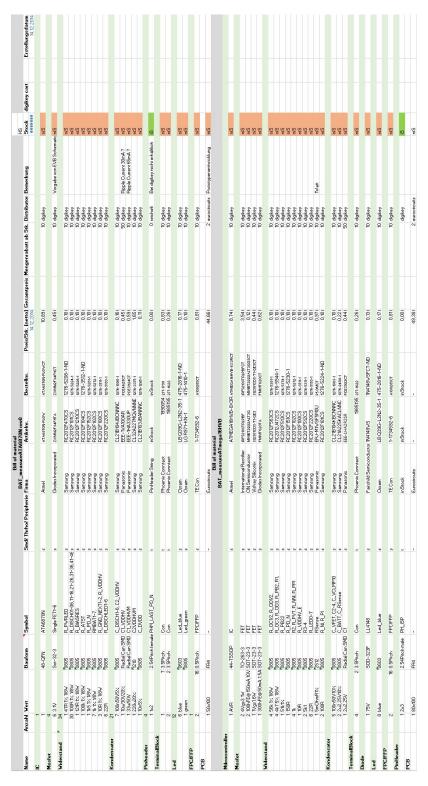


Abbildung B.1: BMS Stack Evaluation master bill of material MBOM

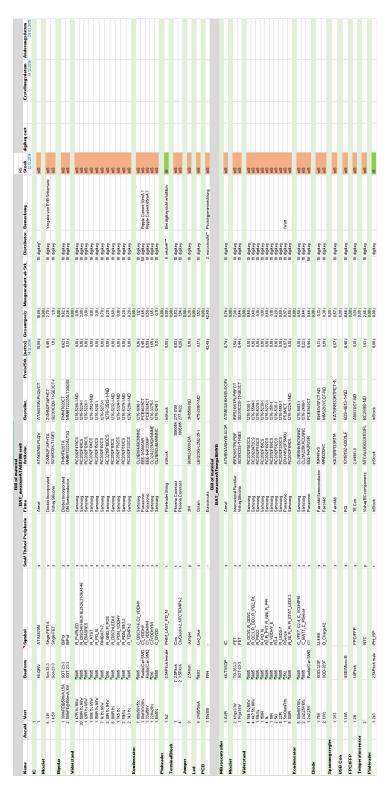


Abbildung B.2: BMS MINI Evaluation MBOM 1

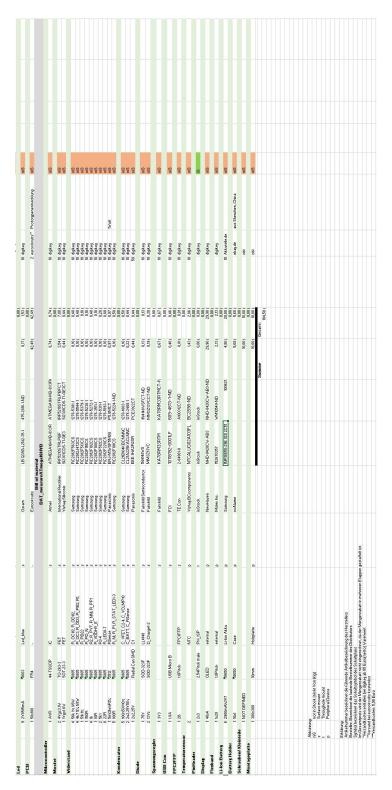


Abbildung B.3: BMS MINI Evaluation MBOM 2

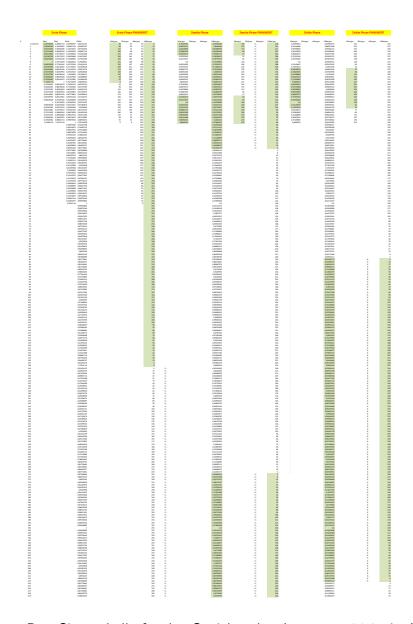


Abbildung B.4: Sinustabelle für den Speicher des  ${\rm ATMEGA1284P}$  in Abschnitt 5